

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-247889

(43)Date of publication of application : 14.09.1998

(51)Int.Cl.

H04J 11/00
H04B 14/00
H04L 27/148

(21)Application number : 09-049302

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 04.03.1997

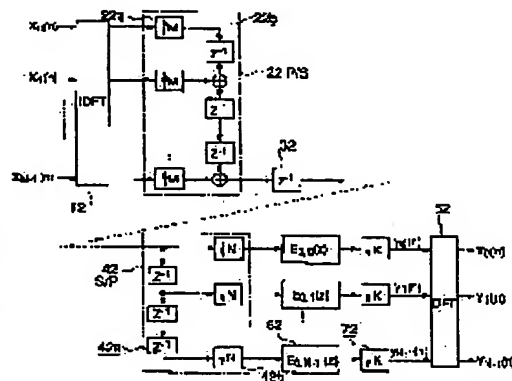
(72)Inventor : YAMAZAKI SHOICHIRO
TANAKA HIROKAZU

(54) SIGNAL TRANSMITTING SYSTEM/DEVICE USING ORTHOGONAL TRANSMISSION

(57)Abstract:

PROBLEM TO BE SOLVED: To receive/reproduce information on a desired hierarchy with high quality, without using a highly precise band pass filter and without being affected by interferences on a reception side by providing reception filters before and after the reception orthogonal transformation means of a reception device.

SOLUTION: On the reception side, the reception filter 62 and an I/K down sampling unit 72 are provided between a series/parallel converter 42 and DFT (discrete Fourier transformation) 52. The reception filter 62 and the I/K down sampling unit 72 execute a prescribed sampling processing, and the output is inputted to DFT 52 so as to execute the discrete Fourier transformation. On a transmission side, the signal of the specified hierarchy is inputted to the prescribed signal point of IDFT (in verse DFT) 12, in accordance with the transmission characteristic of the reception filter 62. Thus, a prescribed element can selectively be reproduced in a signal block, constituted of M-pieces (integer) of elements transmitted from a transmission device.



LEGAL STATUS

[Date of request for examination]

18.04.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the
examiner's decision of rejection or application converted
registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
rejection][Date of requesting appeal against examiner's decision of
rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-247889

(43) 公開日 平成10年(1998) 9月14日

(51) Int.Cl.⁸

識別記号

F I

H 0 4 J 11/00

H 0 4 J 11/00

Z

H 0 4 B 14/00

H 0 4 B 14/00

E

H 0 4 L 27/148

H 0 4 L 27/14

G

審査請求 未請求 請求項の数13 O L (全 23 頁)

(21) 出願番号

特願平9-49302

(22) 出願日

平成9年(1997) 3月4日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 山崎 彰一郎

神奈川県川崎市幸区柳町70番地 株式会社
東芝柳町工場内

(72) 発明者 田中 宏和

神奈川県川崎市幸区柳町70番地 株式会社
東芝柳町工場内

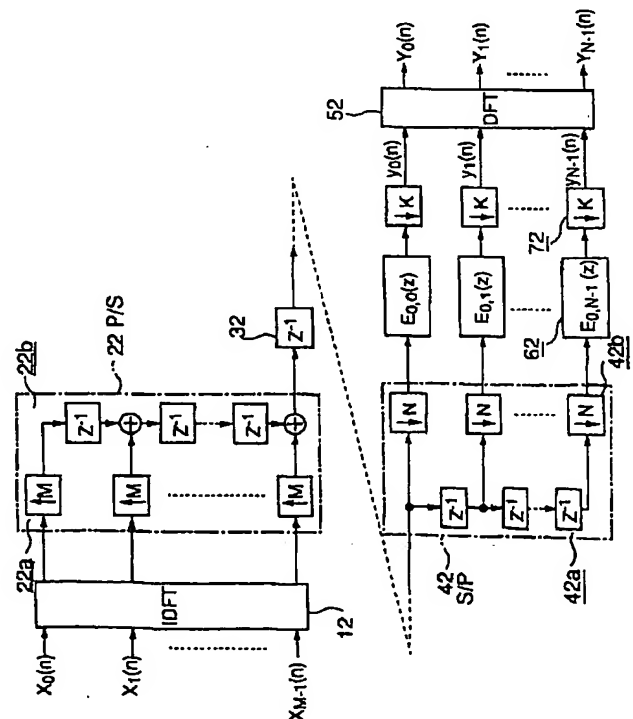
(74) 代理人 弁理士 鈴江 武彦 (外6名)

(54) 【発明の名称】 直交変換を使用した信号伝送システムとその信号伝送装置

(57) 【要約】

【課題】 受信側において、高精度の帯域通過フィルタを用いずかつ干渉の影響を受けることなく所望の階層の情報を高品質に受信再生できるようにする。

【解決手段】 受信側において、直列-並列変換器42とDFT52との間に受信フィルタ62および1/Kダウンサンプラ72を設け、この受信フィルタ62および1/Kダウンサンプラ72により所定のフィルタリング処理を行ったのちその出力をDFT52に入力して離散フーリエ変換するようにし、かつ送信側で上記受信フィルタの伝達特性に応じて、IDFT12の所定の信号点に特定の階層の信号を入力するようにしたものである。



【特許請求の範囲】

【請求項1】 送信装置と、この送信装置に対し伝送路を介して接続される受信装置とを具備し、

前記送信装置は、

M（正整数）個の要素からなる送信信号ブロックを入力信号とし、この入力された送信信号ブロックを所定の交換則に従って直交変換してM個の要素からなる送信信号ブロックを出力する送信直交変換手段と、

この送信直交変換手段から出力された送信信号ブロックをもとに伝送信号を生成して前記伝送路へ送信する送信手段とを備え、

前記受信装置は、

前記伝送路を介して前記送信装置から送られた伝送信号を、前記Mに対し $M=KN$ （K、Nとも正整数）の関係を有するN個の要素からなる受信信号ブロックに変換する手段と、

この手段から出力された受信信号ブロックのN個の要素の各々に対応して設けられ、これらの要素を前記送信直交変換手段の変換行列の要素に設定されたフィルタ係数に従ってそれぞれフィルタリングして出力するN個の受信フィルタと、

これらN個の受信フィルタから出力された受信信号ブロックのN個の要素を入力信号とし、この入力された受信信号ブロックを前記送信直交変換手段の変換則とは逆の変換則に従って直交変換して、N個の要素からなる受信信号ブロックを出力する受信直交変換手段とを備えたことを特徴とする直交変換を使用した信号伝送システム。

【請求項2】 前記送信装置は、送信信号ブロックのM個の要素 $X_0(n)$ 、 $X_1(n)$ 、 \dots 、 $X_{M-1}(n)$ のうちのN個の要素 $X_i(n)$ 、 $X_{i+K}(n)$ 、 $X_{i+2K}(n)$ 、 \dots 、 $X_{i+(N-1)K}(n)$ （ $0 \leq i < K$ ）に、前記受信装置に再生させるべき信号を割り当てることを特徴とする請求項1記載の直交変換を使用した信号伝送システム。

【請求項3】 前記送信直交変換手段は逆離散フーリエ変換器であり、かつ前記受信直交変換手段は離散フーリエ変換器であることを特徴とする請求項1記載の直交変換を使用した信号伝送システム。

【請求項4】 前記受信フィルタのフィルタ係数は、 $\alpha = e^{-j2\pi/M}$ 、 $0 \leq l < N$ 、 $0 \leq i < K$ と定義したとき、

$$\alpha^{li}, \alpha^{(N+1)i}, \alpha^{(2N+1)i}, \dots, \alpha^{(K-1)N+1)i}$$

をもとに設定されることを特徴とする請求項1記載の直交変換を使用した信号伝送システム。

【請求項5】 前記送信装置は、送信信号ブロックのM個の要素 $X_0(n)$ 、 $X_1(n)$ 、 \dots 、 $X_{M-1}(n)$ のうちのN個の要素 $X_i(n)$ 、 $X_{i+K}(n)$ 、 $X_{i+2K}(n)$ 、 \dots 、 $X_{i+(N-1)K}(n)$ （ $0 \leq i < K$ ）に所定の優先情報を割り当て、他の要素に非優先情報を割り当てることを特徴とする請求項1記載の直交変換を使用した信号伝送システム。

テム。

【請求項6】 M（正整数）個の要素からなる送信信号ブロックを所定の交換則に従って直交変換してM個の要素からなる送信信号ブロックを出力する送信直交変換手段を備えた送信装置から送信された伝送信号を受信し再生する信号伝送装置において、

前記伝送路を介して前記送信装置から受信された伝送信号を、前記Mに対し $M=KN$ （K、Nとも正整数）の関係を有するN個の要素からなる受信信号ブロックに変換する手段と、

この手段から出力された受信信号ブロックのN個の要素の各々に対応して設けられ、これらの要素を前記送信直交変換手段の変換行列の要素に設定されたフィルタ係数に従ってそれぞれフィルタリングして出力するN個の受信フィルタと、

これらN個の受信フィルタから出力された受信信号ブロックのN個の要素を入力信号とし、この入力された受信信号ブロックを前記送信直交変換手段の変換則とは逆の変換則に従って直交変換して、N個の要素からなる受信信号ブロックを出力する受信直交変換手段とを備えたことを特徴とする信号伝送装置。

【請求項7】 送信装置と、この送信装置に対し伝送路を介して接続される受信装置とを具備し、

前記受信装置は、

前記伝送路を介して前記送信装置から受信された伝送信号を、M（正整数）個の要素からなる受信信号ブロックに変換する手段と、

この手段から出力された受信信号ブロックのM個の要素を入力信号とし、この入力された受信信号ブロックを所定の交換則に従って直交変換して、M個の要素からなる受信信号ブロックを出力する受信直交変換手段とを備え前記送信装置は、

前記Mに対し $M=KN$ （K、Nとも正整数）の関係を有するN個の要素からなる送信信号ブロックの上記N個の要素の各々に対応して設けられ、これらの要素を前記受信直交変換手段の変換行列の要素に設定されたフィルタ係数に従ってそれぞれフィルタリングして出力するN個の送信フィルタと、

これらN個の送信フィルタから出力された送信信号ブロックのN個の要素を入力信号とし、この入力された送信信号ブロックを前記受信直交変換手段の変換則とは逆の変換則に従って直交変換して、N個の要素からなる送信信号ブロックを出力する送信直交変換手段と、

この送信直交変換手段から出力された送信信号ブロックをもとに伝送信号を生成して前記伝送路へ送信する送信手段とを備えたことを特徴とする直交変換を使用した信号伝送システム。

【請求項8】 前記受信装置は、送信装置が送信した送信信号ブロックのN個の要素 $X_0(n)$ 、 $X_1(n)$ 、 \dots 、 $X_{N-1}(n)$ を、受信直交変換手段から出力された受信信

号ブロックのM個の要素 $Y_0(n)$, $Y_1(n)$, ..., $Y_{M-1}(n)$ のうちの $Y_i(n)$, $Y_{i+K}(n)$, $Y_{i+2K}(n)$, ..., $Y_{i+(N-1)K}(n)$ ($0 \leq i < K$) から再生することを特徴とする請求項7記載の直交変換を使用した信号伝送システム。

【請求項9】 前記送信直交変換手段は逆離散フーリエ変換器であり、かつ前記受信直交変換手段は離散フーリエ変換器であることを特徴とする請求項7記載の直交変換を使用した信号伝送システム。

【請求項10】 前記送信フィルタのフィルタ係数は、 $\alpha = e^{-j2\pi/M}$, $0 \leq l < N$, $0 \leq i < K$ と定義したとき、 $\alpha^{(N-1)i}$, $\alpha^{(2N-1)i}$, ..., $\alpha^{(KN-1)i}$ をもとに設定されることを特徴とする請求項7記載の直交変換を使用した信号伝送システム。

【請求項11】 受信した伝送信号を、M (正整数) 個の要素からなる受信信号ブロックに変換し、この受信信号ブロックのM個の要素を所定の変換則に従って直交変換してM個の要素からなる受信信号ブロックを出力する受信直交変換手段とを備えた受信装置に対し前記伝送信号を送信する信号伝送装置において、前記Mに対し $M=KN$ (K, Nとも正整数) の関係を有するN個の要素からなる送信信号ブロックの上記N個の要素の各々に対応して設けられ、これらの要素を前記受信直交変換手段の変換行列の要素に設定されたフィルタ係数に従ってそれぞれフィルタリングして出力するN個の送信フィルタと、これらN個の送信フィルタから出力された送信信号ブロックのN個の要素を入力信号とし、この入力された送信信号ブロックを前記受信直交変換手段の変換則とは逆の変換則に従って直交変換して、N個の要素からなる送信信号ブロックを出力する送信直交変換手段と、この送信直交変換手段から出力された送信信号ブロックをもとに伝送信号を生成して前記伝送路へ送信する送信手段とを備えたことを特徴とする信号伝送装置。

【請求項12】 M (正整数) 個の要素からなる送信信号ブロックを所定の変換則に従って直交変換してM個の要素からなる送信信号ブロックを出力する送信直交変換手段を備えた送信装置から送信された伝送信号を受信し再生する信号伝送装置において、受信した信号ブロックのM個の要素を入力信号とし、この入力された受信信号ブロックを前記送信直交変換手段の変換則とは逆の変換則に従って直交変換して、M個の要素からなる受信信号ブロックを出力する受信直交変換手段と、この受信直交変換手段から出力された受信信号ブロックのM個の要素の各々について等化処理を行う等化手段と、前記受信信号ブロックのM個の要素の各々についてその受信品質を判定するための判定手段とを備え、

前記等化手段は、前記判定手段により受信品質が所定レベル以上と判定された要素については当該要素をもとに生成した係数に応じて等化処理を行い、受信品質が所定レベル未満と判定された要素については、受信品質が所定レベル以上と判定された他の要素をもとに係数を推定してこの推定した係数に応じて等化処理を行うことを特徴とする信号伝送装置。

【請求項13】 M (正整数) 個の要素からなる送信信号ブロックを所定の変換則に従って直交変換してM個の要素からなる送信信号ブロックを出力する送信直交変換手段を備え、かつ上記送信信号ブロックのM個の要素のうち通常情報が割り当てられる第1の要素に所定の第1の耐誤り処理を施すとともに、重要情報が割り当てられる第2の要素に前記第2の耐誤り処理より耐誤り能力の高い第2の耐誤り処理を施す送信装置から送信された伝送信号を受信し再生する信号伝送装置において、受信した信号ブロックのM個の要素を入力信号とし、この入力された受信信号ブロックを前記送信直交変換手段の変換則とは逆の変換則に従って直交変換して、M個の要素からなる受信信号ブロックを出力する受信直交変換手段と、

この受信直交変換手段から出力された受信信号ブロックのM個の要素のうち前記第2の要素に対応して設けられ、この第2の要素の受信判定結果をもとに係数を生成して当該第2の要素の等化処理を行う第1の等化手段と、

前記受信信号ブロックのM個の要素のうち前記第1の要素に対応して設けられ、前記第2の要素の受信判定結果をもとに係数を推定して、この推定した係数に応じて当該第1の要素の等化処理を行う第2の等化手段とを具備したことを特徴とする信号伝送装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、例えばOFDM (Orthogonal Frequency Division Multiplex) を使用したマルチキャリア伝送システムや、映像符号化方式としてJPEG (Joint Photographic Coding Experts Group) やMPEG (Moving Picture Experts Group) を使用した映像符号復号装置のように、直交変換を使用して信号伝送を行う信号伝送方式とその装置に関する。

【0002】

【従来の技術】 OFDMは、映像伝送のような高速デジタル通信において注目を集めており、詳細は例えば、H.Sari, G.Karam, and I.Jeanclaude, "Transmission Techniques for Digital Terrestrial TV Broadcasting", IEEE Communication Magazine, Vol.33, No.2, p.p.100-109, Feb. 1995. に述べられている。

【0003】 OFDMは、複数の信号を周波数軸上で直交させて多重する伝送方式である。例えば4個の信号を同じ時間と周波数帯域で伝送する場合を例にとると、O

FDMでは図10(a)に示すように信号を周波数軸上で分割して伝送するので、図10(b)に示すように信号を時間軸上で分割して伝送する方式に比べて、信号が4倍の時間幅に拡散されて伝送される。このため、伝送路上でマルチパスによるゴースト遅延が発生する場合でも、OFDMによれば時間軸上の信号長が長いこと隣接した前後の信号の影響を受け難くなり、これによりゴーストに強い信号伝送を行ううる。

【0004】図9はOFDM伝送システムの構成の一例を示すものである。なお、ここでは離散フーリエ変換器(DFT)および逆離散フーリエ変換器(IDFT)の点数を、共に $M=4$ とした場合について示す。

【0005】送信側において、IDFT1への入力信号ブロックを

【数1】

$$X(n) = \begin{pmatrix} X_0(n) \\ X_1(n) \\ X_2(n) \\ X_3(n) \end{pmatrix}$$

【0006】と定義する。入力信号ブロックの各々の信号 $X_0(n)$ 、 $X_1(n)$ 、 $X_2(n)$ 、 $X_3(n)$ は、PSK(Phase Shift Keying)信号やQAM(Quadrature Amplitude Modulation)信号のように、複素数空間にマッピングされた信号である。IDFT1の出力信号ブロックは、

【数2】

$$\begin{aligned} x(n) &= \begin{pmatrix} x_0(n) \\ x_1(n) \\ x_2(n) \\ x_3(n) \end{pmatrix} \\ &= \frac{1}{4} \begin{pmatrix} 1 & 1 & 1 & 1 \\ 1 & \alpha^{-1} & \alpha^{-2} & \alpha^{-3} \\ 1 & \alpha^{-2} & \alpha^{-4} & \alpha^{-6} \\ 1 & \alpha^{-3} & \alpha^{-6} & \alpha^{-9} \end{pmatrix} \begin{pmatrix} X_0(n) \\ X_1(n) \\ X_2(n) \\ X_3(n) \end{pmatrix} \end{aligned}$$

【0007】となる。但し、

$$\alpha = e^{-j2\pi/4}$$

$$\alpha^4 = 1$$

である。

【0008】上記IDFT1の出力信号ブロックは、↑4で表わされるサンプリング周波数を4倍に上げるアップサンプラ2aと、 z^{-1} で表わされる遅延器2bとから構成される並列-直列変換器(P/S)2により並列信号から直列信号に変換され、さらに z^{-1} の遅延器3で

1サンプル遅延されて送信信号ブロック $t(n)$ となる。そして、この送信信号ブロック $t(n)$ は、図示しないデジタル-アナログ変換器(D/A)でアナログ信号に変換されたのち送信増幅器で増幅されて送信信号となる。この送信信号の時間と周波数の関係は、前記図10(a)のようになる。

【0009】一方受信側では、受信信号列は、図示しない受信増幅器を経てアナログ-デジタル変換器(A/D)でデジタル信号に変換されたのち、↓4で表されるサンプリング周波数を1/4に下げるダウンサンプラ4aと、 z^{-1} で表わされる遅延器4bとから構成される直列-並列変換器(S/P)4により直列信号から並列信号ブロックに変換されてDFT5に入力される。この入力信号ブロックを、

【数3】

$$y(n) = \begin{pmatrix} y_0(n) \\ y_1(n) \\ y_2(n) \\ y_3(n) \end{pmatrix}$$

【0010】と定義する。そうするとDFT5からは、

【数4】

$$\begin{aligned} Y(n) &= \begin{pmatrix} Y_0(n) \\ Y_1(n) \\ Y_2(n) \\ Y_3(n) \end{pmatrix} \\ &= \begin{pmatrix} 1 & 1 & 1 & 1 \\ 1 & \alpha^1 & \alpha^2 & \alpha^3 \\ 1 & \alpha^2 & \alpha^4 & \alpha^6 \\ 1 & \alpha^3 & \alpha^6 & \alpha^9 \end{pmatrix} \begin{pmatrix} y_0(n) \\ y_1(n) \\ y_2(n) \\ y_3(n) \end{pmatrix} \end{aligned}$$

のような信号ブロックが出力される。ここで、前記送信側のIDFT1の出力信号ブロック $x(n)$ と、上記受信側のDFT5の入力信号ブロック $y(n)$ との関係は、4倍のアップサンプリング2aと遅延器2b、1/4のダウンサンプリング4bを考慮すると、

【数5】

$$y(n) = \begin{pmatrix} y_0(n) \\ y_1(n) \\ y_2(n) \\ y_3(n) \end{pmatrix} = \begin{pmatrix} x_0(n-1) \\ x_1(n-1) \\ x_2(n-1) \\ x_3(n-1) \end{pmatrix} = x(n-1)$$

【0011】となる。そして、

【数6】

$$\frac{1}{4} \begin{pmatrix} 1 & 1 & 1 & 1 \\ 1 & \alpha^1 & \alpha^2 & \alpha^3 \\ 1 & \alpha^2 & \alpha^4 & \alpha^6 \\ 1 & \alpha^3 & \alpha^6 & \alpha^9 \end{pmatrix} \begin{pmatrix} 1 & 1 & 1 & 1 \\ 1 & \alpha^{-1} & \alpha^{-2} & \alpha^{-3} \\ 1 & \alpha^{-2} & \alpha^{-4} & \alpha^{-6} \\ 1 & \alpha^{-3} & \alpha^{-6} & \alpha^{-9} \end{pmatrix} = \begin{pmatrix} 1 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1 \end{pmatrix}$$

【0012】を考慮すると、IDFT1の入力信号ブロック $X(n)$ と、DFT5の出力信号ブロック $Y(n)$ との関係は、

【数7】

$$Y(n) = \begin{pmatrix} Y_0(n) \\ Y_1(n) \\ Y_2(n) \\ Y_3(n) \end{pmatrix} = \begin{pmatrix} X_0(n-1) \\ X_1(n-1) \\ X_2(n-1) \\ X_3(n-1) \end{pmatrix} = X(n-1)$$

【0013】となる。すなわち、送信側のIDFT1の入力信号ブロック $X(n)$ が1サンプル遅延されたものが、受信側のDFT5の出力信号ブロック $Y(n)$ となって再生される。

【0014】このようにOFDMでは、信号が狭帯域の多数の信号として伝送されるため、各々の信号が時間軸上に拡散される。したがって、現在処理する信号ブロック中に先行する一つ前の信号ブロックの要素が入り込んでも、その影響は小さくなるためゴーストに強くできる。この効果は、IDFT、DFTの点数を増やすほど時間軸上のより広い範囲に信号が拡散されるため高くなるが、その分IDFT、DFTは演算量および回路規模が大きくなる。

【0015】ところで、情報伝送では階層伝送を行うと効率的な伝送が可能となる。階層伝送とは、重要な情報を伝送路における雑音やゴーストに強い処理を施して伝送し、それほど重要でない情報については雑音などに対してさほど強い処理を施さないで伝送するものである。ここで、重要な情報とは、画像の符号化データを例にとると同期などのための各種の制御データや、動きベクトル、低い周波数の情報データなどのように、それらが欠けると画像を復号できない情報である。一方重要でない情報とは、高い周波数の情報データであり、品質を高めるための情報である。また、雑音やゴーストに強い処理とは、例えば多値数の少ない変調や誤り訂正能力の高い符号化のことである。

【0016】このような階層伝送をOFDM伝送システムにおいて実現しようとする場合、従来では例えば $X_0(n)$ 、 $X_3(n)$ に重要でない情報を割り当てて、効率的であるが雑音に弱い例えば64QAM方式で変調し、一方 $X_1(n)$ 、 $X_2(n)$ に重要な情報を割り当てて、非効率的であるが雑音に強い例えば4PSK方式で変調することで実現している。なお、実際には信号数はもっと多く、例えばIDFTとDFTの点数を $M=8192$ とし、そのうち1024点に重要な情報を割り当て、 $8192-1024=8068$ 点に非重要情報を割り当てる方式が考えられている。

【0017】ところで、IDFTおよびDFTは先に述べたように点数が多いほど演算量および回路規模が大きくなる。このため、例えば携帯型の受信装置のように経済性や小型であることが要求される装置では、上記した

ような多点数IDFTおよびDFTを使用することが一般に困難である。そこで、最近では送信側の基地局からは多点数のIDFTおよびDFTを使用して階層送信を行い、一方携帯型の受信装置のような簡易型受信装置がOFDM信号を受信する場合には、伝送された複数階層の情報の中から重要な情報のみを受信し再生できるようにすることが考えられている。

【0018】これを実現するために、従来では例えば図11に示したように受信側の装置に帯域通過フィルタ(B.P.F)60を設け、この帯域通過フィルタ60により重要情報を含む信号を抽出した後、直列-並列変換器4'で並列信号に変換して少ない点数のDFT5'で再生する手法が提唱されている。なお、図11において前記図9と同一機能部分には同一符号に'を付してある。

【0019】

【発明が解決しようとする課題】ところが、このような手法では、帯域通過フィルタ60として高精度のアナログフィルタが必要となる。またそればかりか、重要情報の信号を帯域通過フィルタ60で抽出するには重要情報の信号を所定の周波数帯域に集中して配置しなければならない。しかし、このように重要情報を特定の周波数帯域に集中して配置すると、この特定周波数帯域に周波数選択性フェージングなどによる干渉が加わると、重要情報を再生不可能になり再生品質が著しく劣化する。

【0020】一方、受信側のDFTの点数が規定されている場合には、これに対応するために送信側も同じ点数のIDFTを持たなければならない。ところが、回路規模や演算量の制限などから、送信装置に多点数のIDFTを持たせることが困難な場合もある。また、受信装置ごとに備えているDFTの点数が異なる場合も考えられる。このような場合、送信装置には各受信装置が持つDFTに対応して様々な点数のIDFTを持たなければならない、回路規模あるいは演算量の大型化を招く。

【0021】この発明は上記事情に着目してなされたもので、その第1の目的は、受信側において、高精度の帯域通過フィルタを用いずかつ干渉の影響を受けることなく所望の階層の情報を高品質に受信再生することができる直交変換を使用した信号伝送システムとその信号伝送装置を提供することである。

【0022】また第2の目的は、送信装置の回路規模の大型化や演算量の増大を生じることなく、如何なる点数のDFTを有する受信装置にも信号を伝送することができる直交変換を使用した信号伝送システムとその信号伝送装置を提供することである。

【0023】さらに第3の目的は、階層に応じて最適な等化を行えるようにし、これによりすべての階層の情報を高品質に受信再生できる信号伝送装置を提供することである。

【0024】

【課題を解決するための手段】上記第1の目的を達成す

るためにこの発明は、送信装置に、 M （正整数）個の要素からなる送信信号ブロックを入力信号とし、この入力された送信信号ブロックを所定の変換則に従って直交変換して M 個の要素からなる送信信号ブロックを出力する送信直交変換手段と、この送信直交変換手段から出力された送信信号ブロックをもとに伝送信号を生成して前記伝送路へ送信する送信手段とを備え、受信装置に、前記送信装置から送られた伝送信号を、前記 M に対し $M=KN$ （ K 、 N とも正整数）の関係有する N 個の要素からなる受信信号ブロックに変換する手段と、この手段から出力された受信信号ブロックの N 個の要素の各々に対応して設けられ、これらの要素を前記送信直交変換手段の変換行列の要素に設定されたフィルタ係数に従ってそれぞれフィルタリングして出力する N 個の受信フィルタと、これら N 個の受信フィルタから出力された受信信号ブロックの N 個の要素を入力信号とし、この入力された受信信号ブロックを前記送信直交変換手段の変換則とは逆の変換則に従って直交変換して、 N 個の要素からなる受信信号ブロックを出力する受信直交変換手段とを備えたことを特徴とするものである。

【0025】この発明によれば、受信装置において、受信信号は受信フィルタにより所定の伝達特性に従ってフィルタリング処理が施されたのち受信直交変換手段で直交変換されるので、送信装置から送信された M 個の要素からなる信号ブロックのうち所定の要素を選択的に再生することが可能となる。このため、例えば携帯型受信装置のように M 点よりも点数の少ない N 点のDFTしか持たない受信装置を使用した場合でも、上記全ての信号要素のうちから特定の階層の N 個の要素を選択的に再生することができる。

【0026】また、上記第2の目的を達成するために他の発明は、受信装置に、送信装置から受信された伝送信号を、 M （正整数）個の要素からなる受信信号ブロックに変換する手段と、この手段から出力された受信信号ブロックの N 個の要素を入力信号とし、この入力された受信信号ブロックを所定の変換則に従って直交変換して M 個の要素からなる受信信号ブロックを出力する受信直交変換手段とを備え、送信装置に、前記 M に対し $M=KN$ （ K 、 N とも正整数）の関係有する N 個の要素からなる送信信号ブロックの上記 N 個の要素の各々に対応して設けられ、これらの要素を前記受信直交変換手段の変換行列の要素に設定されたフィルタ係数に従ってそれぞれフィルタリングして出力する N 個の送信フィルタと、これら N 個の送信フィルタから出力された送信信号ブロックの N 個の要素を入力信号とし、この入力された送信信号ブロックを前記受信直交変換手段の変換則とは逆の変換則に従って直交変換して、 N 個の要素からなる送信信号ブロックを出力する送信直交変換手段と、この送信直交変換手段から出力された送信信号ブロックをもとに伝送信号を生成して前記伝送路へ送信する送信手段とを備

えたことを特徴とするものである。

【0027】したがってこの発明によれば、送信装置において、 N 個の要素からなる送信信号ブロックが所定の伝達特性を有する送信フィルタに通されることにより、受信装置に対応した M 個の要素の送信信号ブロックに変換されて送信される。このため、例えば携帯型装置のように M 点よりも点数の少ない N 点のIDFTしか持たない送信装置から信号を送信し、これを点数の多い M 点のDFTを有する受信装置において受信する場合でも、受信装置に N 点のDFTを設けなくても、 M 点のIDFTを有する送信装置から送信された信号要素をそのまま受信再生することができる。

【0028】さらに、上記第3の目的を達成するために別の発明は、 M （正整数）個の要素からなる送信信号ブロックを所定の変換則に従って直交変換して M 個の要素からなる送信信号ブロックを出力する送信直交変換手段を備えた送信装置から送信された伝送信号を受信し再生する信号伝送装置において、受信した信号ブロックの M 個の要素を入力信号とし、この入力された受信信号ブロックを前記送信直交変換手段の変換則とは逆の変換則に従って直交変換して、 M 個の要素からなる受信信号ブロックを出力する受信直交変換手段と、この受信直交変換手段から出力された受信信号ブロックの M 個の要素の各々について等化処理を行う等化手段と、前記受信信号ブロックの M 個の要素の各々についてその受信品質を判定するための判定手段とを備え、上記等化手段において、上記判定手段により受信品質が所定レベル以上と判定された要素については当該要素をもとに生成した係数に応じて等化処理を行い、受信品質が所定レベル未満と判定された要素については、受信品質が所定レベル以上と判定された他の要素をもとに係数を推定してこの推定した係数に応じて等化処理を行うようにしたものである。

【0029】また、送信信号ブロックの M 個の要素のうち通常情報が割り当てられる第1の要素に所定の第1の耐誤り処理を施すとともに、重要情報が割り当てられる第2の要素に前記第2の耐誤り処理より耐誤り能力の高い第2の耐誤り処理を施す送信装置から送信された伝送信号を受信し再生する信号伝送装置において、受信した信号ブロックの M 個の要素を入力信号とし、この入力された受信信号ブロックを前記送信直交変換手段の変換則とは逆の変換則に従って直交変換して、 M 個の要素からなる受信信号ブロックを出力する受信直交変換手段と、この受信直交変換手段から出力された受信信号ブロックの M 個の要素のうち前記第2の要素に対応して設けられ、この第2の要素の受信判定結果をもとに係数を生成して当該第2の要素の等化処理を行う第1の等化手段と、前記受信信号ブロックの M 個の要素のうち前記第1の要素に対応して設けられ、前記第2の要素の受信判定結果をもとに係数を推定して、この推定した係数に応じて当該第1の要素の等化処理を行う第2の等化手段とを

備えたことを特徴とするものである。

【0030】したがってこれらの発明によれば、伝送誤りに強い重要情報の受信再生結果を利用して、他の非重要情報の受信信号要素の等化が行われるので、信頼性の高い等化を行うことができる。

【0031】

【発明の実施の形態】

(第1の実施の形態) 図1は、この発明に係わる信号伝送システムの第1の実施形態を示す要部回路ブロック図である。なお、この実施形態では、逆離散フーリエ変換器(IDFT)11の点数が4(M=4)、離散フーリエ変換器(DFT)51の点数が2(N=2)の場合を例にとって説明する。

【0032】まず送信側の装置では次のような信号処理が行われる。すなわち、IDFT11には

【数8】

$$\begin{aligned} \mathbf{x}(n) &= \begin{pmatrix} x_0(n) \\ x_1(n) \\ x_2(n) \\ x_3(n) \end{pmatrix} \\ &= \frac{1}{4} \begin{pmatrix} 1 & 1 & 1 & 1 \\ 1 & \alpha^{-1} & \alpha^{-2} & \alpha^{-3} \\ 1 & \alpha^{-2} & \alpha^{-4} & \alpha^{-6} \\ 1 & \alpha^{-3} & \alpha^{-6} & \alpha^{-9} \end{pmatrix} \begin{pmatrix} X_0(n) \\ X_1(n) \\ X_2(n) \\ X_3(n) \end{pmatrix} \\ &= \frac{1}{2} \begin{pmatrix} X_0(n) & +X_1(n) & +X_2(n) & +X_3(n) \\ X_0(n) & +\alpha^{-1}X_1(n) & +\alpha^{-2}X_2(n) & +\alpha^{-3}X_3(n) \\ X_0(n) & +\alpha^{-2}X_1(n) & +\alpha^{-4}X_2(n) & +\alpha^{-6}X_3(n) \\ X_0(n) & +\alpha^{-3}X_1(n) & +\alpha^{-6}X_2(n) & +\alpha^{-9}X_3(n) \end{pmatrix} \end{aligned}$$

【0035】但し、

$$\alpha = e^{-j2\pi/4}$$

$$\alpha^4 = 1$$

である。

【0036】上記IDFT11の出力信号ブロックは、↑4で表わされるサンプリング周波数を4倍に上げるア

$$\begin{aligned} \mathbf{s} &= \begin{pmatrix} \cdots & s(n+4) & s(n+3) & s(n+2) & s(n+2) & s(n+1) & s(n) & \cdots \end{pmatrix} \\ &= \begin{pmatrix} \cdots & x_2(n+1) & x_3(n+1) & x_0(n) & x_1(n) & x_2(n) & x_3(n) & \cdots \end{pmatrix} \end{aligned}$$

【0037】のように表される。そして、この直列信号ブロックs(n)はz⁻¹の遅延器31で1サンプル分遅延

$$\begin{aligned} \mathbf{t} &= \begin{pmatrix} \cdots & t(n+4) & t(n+3) & t(n+2) & t(n+2) & t(n+1) & t(n) & \cdots \end{pmatrix} \\ &= \begin{pmatrix} \cdots & x_3(n+1) & x_0(n) & x_1(n) & x_2(n) & x_3(n) & x_0(n-1) & \cdots \end{pmatrix} \end{aligned}$$

【0038】のように表される送信信号ブロックt(n)となる。そして、この送信信号ブロックt(n)は、図示しないデジタルーアナログ変換器でアナログ信号に変換されたのち送信増幅器で増幅されて伝送路へ送信される。

$$\mathbf{X}(n) = \begin{pmatrix} X_0(n) \\ X_1(n) \\ X_2(n) \\ X_3(n) \end{pmatrix}$$

【0033】のように表される入力ブロック信号X(n)が入力される。この入力信号ブロックの各々の信号X₀(n), X₁(n), X₂(n), X₃(n)は、PSK(Phase Shift Keying)信号やQAM(Quadrature Amplitude Modulation)信号のように、複素数空間にマッピングされた信号である。

【0034】このような入力信号ブロックX(n)をIDFT11に入力すると、IDFT11からは次のような信号ブロックが出力される。

【数9】

ップサンプラ器21aと、z⁻¹で表わされるサンプル遅延器21bとから構成される並列-直列変換器(P/S)21に入力され、ここで並列信号から直列信号に変換される。この並列-直列変換器(P/S)21から出力された直列信号ブロックs(n)は、

【数10】

されて、

【数11】

【0039】一方、受信側の装置では次のような信号処理が行われる。なお、伝送中に受信信号列には雑音などが付加されるが、ここでは説明の簡単のため無視するものとする。すなわち、受信信号列は、図示しない受信増幅器で増幅されアナログ-デジタル変換器(A/D)

でデジタル信号に変換されたのち、 $\downarrow 2$ で表されるサンプリング周波数を $1/2$ に下げるダウンサンプラ器41aと、 z^{-1} で表わされるサンプル遅延器41bとから構成される直列-並列変換器(S/P)41により直列

$$\begin{aligned} u_0 &= (\dots u_0(n+5) \ u_0(n+4) \ u_0(n+3) \ u_0(n+2) \ u_0(n+1) \ u_0(n) \ \dots) \\ &= (\dots x_3(n+1) \ x_0(n) \ x_1(n) \ x_2(n) \ x_3(n) \ x_0(n-1) \ \dots) \end{aligned}$$

【0040】であり、点 u_1 の信号列は

【数13】

$$\begin{aligned} u_1 &= (\dots u_1(n+5) \ u_1(n+4) \ u_1(n+3) \ u_1(n+2) \ u_1(n+1) \ u_1(n) \ \dots) \\ &= (\dots x_0(n) \ x_1(n) \ x_2(n) \ x_3(n) \ x_0(n-1) \ x_1(n-1) \ \dots) \end{aligned}$$

【0041】で表される。そして、これらの信号列 u_0 、 u_1 はそれぞれ $\downarrow 2$ のダウンサンプラ器41bによりサンプルが1個ずつ抜かれ、その結果点 v_0 の信号列は

【数14】

$$\begin{aligned} v_0 &= (\dots v_0(n+2) \ v_0(n+1) \ v_0(n) \ \dots) \\ &= (\dots x_0(n) \ x_2(n) \ x_0(n-1) \ \dots) \end{aligned}$$

【0042】となり、点 v_1 の信号列は

【数15】

$$\begin{aligned} v_1 &= (\dots v_1(n+2) \ v_1(n+1) \ v_1(n) \ \dots) \\ &= (\dots x_1(n) \ x_3(n) \ x_1(n-1) \ \dots) \end{aligned}$$

$$\begin{aligned} w_0 &= (\dots w_0(n+2) \ w_0(n+1) \ w_0(n) \ \dots) \\ &= (\dots x_0(n) + x_2(n) \ x_2(n) + x_0(n-1) \ x_0(n-1) + x_2(n-1) \ \dots) \end{aligned}$$

$$\begin{aligned} w_1 &= (\dots w_1(n+2) \ w_1(n+1) \ w_1(n) \ \dots) \\ &= (\dots x_1(n) + x_3(n) \ x_3(n) + x_1(n-1) \ x_1(n-1) + x_3(n-1) \ \dots) \end{aligned}$$

【0046】なる出力信号列 w_0 、 w_1 が出力される。
【0047】そして、これらの信号列 w_0 、 w_1 はそれぞれ、 $\downarrow 2$ のダウンサンプラ器71によりサンプル

$$\begin{aligned} y_0 &= (\dots y_0(n+1) \ y_0(n) \ \dots) \\ &= (\dots x_0(n) + x_2(n) \ x_0(n-1) + x_2(n-1) \ \dots) \end{aligned}$$

【0048】なる信号列 y_0 、 y_1 となって出力される。

【0049】次に、これらの信号列 y_0 、 y_1 は、2点の離散フーリエ変換器(DFT)51に入力され、この

信号から並列信号に変換される。このとき、点 u_0 の信号列は

【数12】

【0043】となる。

【0044】ところで、上記直列-並列変換器41の出力とDFT51の間には受信フィルタ61が設けられている。これらの受信フィルタ61は

【数16】

$$\hat{H}_0(z) = H_1(z) = 1 + z^{-1}$$

【0045】なる伝達関数を有している。そして、上記直列-並列変換器41から出力された信号列 v_0 、 v_1 を上記伝達関数にしたがってフィルタリングする。この結果受信フィルタ61からはそれぞれ、

【数17】

が1個ずつ抜かれ、これにより

【数18】

DFT51により離散フーリエ変換される。すなわち、DFT51に入力される n 番目のサンプルが

【数19】

$$\begin{aligned}
 y_1 &= \begin{pmatrix} \cdots & y_1(n+1) & y_1(n) & \cdots \end{pmatrix} \\
 &= \begin{pmatrix} \cdots & x_1(n) + x_3(n) & x_1(n-1) + x_3(n-1) & \cdots \end{pmatrix}
 \end{aligned}$$

【0050】であるとする、DFT51からは
【数20】

$$y(n) = \begin{pmatrix} y_0(n) \\ y_1(n) \end{pmatrix} = \begin{pmatrix} x_0(n-1) + x_2(n-1) \\ x_1(n-1) + x_3(n-1) \end{pmatrix}$$

【0051】なる信号Y(n)が出力される。ここで、上
記式に

【数21】

$$\begin{aligned}
 Y(n) &= \begin{pmatrix} Y_0(n) \\ Y_1(n) \end{pmatrix} \\
 &= \begin{pmatrix} 1 & 1 \\ 1 & -1 \end{pmatrix} \begin{pmatrix} y_0(n) \\ y_1(n) \end{pmatrix} \\
 &= \begin{pmatrix} y_0(n) + y_1(n) \\ y_0(n) - y_1(n) \end{pmatrix} \\
 &= \begin{pmatrix} x_0(n-1) + x_1(n-1) + x_2(n-1) + x_3(n-1) \\ x_0(n-1) - x_1(n-1) + x_2(n-1) - x_3(n-1) \end{pmatrix}
 \end{aligned}$$

【0052】を代入し、さらに $\alpha^4 = 1$, $\alpha^2 + 1 = 0$
等の関係を考慮すると、

【数22】

$$Y(n) = \begin{pmatrix} Y_0(n) \\ Y_1(n) \end{pmatrix} = \begin{pmatrix} X_0(n-1) \\ X_2(n-1) \end{pmatrix}$$

【0053】が得られる。

【0054】かくして、送信側の装置で4点のIDFT11に
入力された $X_0(n)$, $X_1(n)$, $X_2(n)$, $X_3(n)$ のうち、 $X_0(n)$, $X_2(n)$ が、受信側の装置において1サンプル遅延されたのち2点のDFT51で再生される。

【0055】次に、以上述べた第1の実施形態に係わるシステムを一般構成を用いて説明する。図2はその構成を示す回路ブロック図である。このシステムは、M(M=2h, hは正の整数)個の信号 $X_0(n)$, $X_1(n)$, ..., $X_{M-1}(n)$ を、M点のIDFT12に入力して生成された信号ブロックから、N(N=2g, M=KN, gとKは正の整数)点のDFTにより $X_0(n)$, $X_K(n)$, $X_{2K}(n)$, ..., $X_{(N-1)K}(n)$ を1サンプル遅延ののち再生するものである。

$$\begin{aligned}
 x(n) &= \begin{pmatrix} x_0(n) \\ x_1(n) \\ \vdots \\ x_{M-1}(n) \end{pmatrix} \\
 &= \frac{1}{M} \begin{pmatrix} 1 & 1 & 1 & \cdots & 1 \\ 1 & \alpha^{-1} & \alpha^{-2} & \cdots & \alpha^{-(M-1)} \\ \vdots & & & \ddots & \vdots \\ 1 & \alpha^{-(M-1)} & \alpha^{-(M-1)2} & \cdots & \alpha^{-(M-1)(M-1)} \end{pmatrix} \begin{pmatrix} X_0(n) \\ X_1(n) \\ \vdots \\ X_{M-1}(n) \end{pmatrix}
 \end{aligned}$$

【0056】(1) IDFTと同一の点数を持つDFT
を使用する場合の動作

DFTがIDFTと同一の点数M(=2h, hは正の整数)を有する場合には、次のような処理が行われる。図3はその説明に使用する要部構成図である。送信側において、IDFT12には

【数23】

$$X(n) = \begin{pmatrix} X_0(n) \\ X_1(n) \\ \vdots \\ X_{M-1}(n) \end{pmatrix}$$

【0057】のように表される入力ブロック信号X(n)が入力される。この入力信号ブロックX(n)の各々の信号 $X_0(n)$, $X_1(n)$, ..., $X_{M-1}(n)$ は、PSK信号やQAM信号のように、複素数空間にマッピングされた信号である。

【0058】このような入力信号ブロックX(n)をIDFT12に入力すると、IDFT12からは次のような信号ブロックx(n)が出力される。

【数24】

【0059】但し、

$$\alpha = e^{-j2\pi/M}$$

$$\alpha^M = 1$$

である。

【0060】上記IDFT12の出力信号ブロックは、 $\uparrow M$ で表わされるサンプリング周波数をM倍に上げるアップサンプラ22aと、 z^{-1} で表わされるサンプル遅延器22bとから構成される並列-直列変換器(P/S)22に入力され、ここで並列信号から直列信号に変換される。この並列-直列変換器(P/S)22から出力された直列信号ブロックは、 z^{-1} の遅延器32で1サンプル分遅延され、これにより送信信号ブロックとなって、図示しないディジタル-アナログ変換器でアナログ信号に変換されたのち送信増幅器で増幅されて伝送路へ送信される。

【0061】一方、受信側では次のような信号処理が行われる。すなわち、受信信号列は、図示しない受信増幅器で増幅されアナログ-ディジタル変換器(A/D)で

$$\begin{aligned} Y(n) &= \begin{pmatrix} Y_0(n) \\ Y_1(n) \\ \vdots \\ Y_{M-1}(n) \end{pmatrix} \\ &= \begin{pmatrix} 1 & 1 & 1 & \dots & 1 \\ 1 & \alpha^1 & \alpha^2 & \dots & \alpha^{(M-1)} \\ \vdots & & & \ddots & \vdots \\ 1 & \alpha^{(M-1)} & \alpha^{(M-1)2} & \dots & \alpha^{(M-1)(M-1)} \end{pmatrix} \begin{pmatrix} y_0(n) \\ y_1(n) \\ \vdots \\ y_{M-1}(n) \end{pmatrix} \end{aligned}$$

【0064】で表される信号が出力される。

【0065】ここで、IDFT12の出力信号ブロックと、DFT521の入力信号ブロックとの関係は、M倍のアップサンプリング22aと遅延器22b、 $1/M$ のダウンサンプリング421bを考慮すると、

【数27】

$$\begin{aligned} y(n) &= \begin{pmatrix} y_0(n) \\ y_1(n) \\ \vdots \\ y_{M-1}(n) \end{pmatrix} \\ &= \begin{pmatrix} x_0(n-1) \\ x_1(n-1) \\ \vdots \\ x_{M-1}(n-1) \end{pmatrix} = x(n-1) \end{aligned}$$

$$Y(n) = \begin{pmatrix} Y_0(n) \\ Y_1(n) \\ \vdots \\ Y_{M-1}(n) \end{pmatrix} = \begin{pmatrix} X_0(n-1) \\ X_1(n-1) \\ \vdots \\ X_{M-1}(n-1) \end{pmatrix} = X(n-1)$$

ディジタル信号に変換されたのち、 $\downarrow M$ で表されるサンプリング周波数を $1/M$ に下げるダウンサンプラ421aと、 z^{-1} で表わされるサンプル遅延器421bとから構成される直列-並列変換器(S/P)421により直列信号から並列信号に変換される。この並列信号ブロック $y(n)$ は次のように表される。

【0062】

【数25】

$$y(n) = \begin{pmatrix} y_0(n) \\ y_1(n) \\ \vdots \\ y_{M-1}(n) \end{pmatrix}$$

【0063】そして、この並列信号ブロック $y(n)$ はそのままDFT521に入力され、ここで離散フーリエ変換が行われる。この結果DFT521からは

【数26】

【0066】となる。

【0067】従って、送信側のIDFT12への入力信号ブロック $X(n)$ と、受信側のDFT521の出力信号ブロック $Y(n)$ との関係は、

【数28】

【0068】となり、これにより受信側のDFT521からは、送信側のIDFT12への入力信号ブロックX(n)が1サンプル遅延されただけでその内容は全く同一の出力信号ブロックY(n)が再生される。

【0069】なお、IDFT12とDFT52とから構成される送受信装置は、図4に示すように以下の伝達関

$$\begin{aligned} F_m(z) &= \frac{1}{M}(\alpha^m + \alpha^{2m}z^{-1} + \alpha^{3m}z^{-2} + \dots + \alpha^{Mm}z^{-(M-1)}) \\ H_m(z) &= 1 + \alpha^m z^{-1} + \alpha^{2m} z^{-2} + \dots + \alpha^{(M-1)m} z^{-(M-1)} \\ m &= 0, 1, \dots, M-1 \end{aligned}$$

【0071】(2) IDFTの持つ点数よりも少ない点数のDFTを使用する場合の動作

送信信号 $X_0(n)$, $X_1(n)$, ..., $X_{M-1}(n)$ のうち、 $X_i(n)$, $X_{i+K}(n)$, $X_{i+2K}(n)$, ..., $X_{i+(N-1)K}(n)$ を受信側で選択的に再生する場合には、次のような処理が行われる。但し、 $M=KN$, $N=2$

N で、 K と N は共に正の整数である。図4はその説明に

$$\begin{aligned} H_{i+kK}(z) &= 1 + \alpha^{i+kK} z^{-1} + \alpha^{2(i+kK)} z^{-2} + \dots + \alpha^{(M-1)(i+kK)} z^{-(M-1)} \\ n &= 0, 1, \dots, N-1 \end{aligned}$$

【0073】で与えられる。ここで、

$$\beta = e^{-j2\pi/N}$$

を定義すると、

$$\begin{aligned} H_{i+kK}(z) &= 1 + \alpha^i \beta^k z^{-1} + \alpha^{2i} \beta^{2k} z^{-2} + \dots + \alpha^{(M-1)i} \beta^{(M-1)k} z^{-(M-1)} \\ k &= 0, 1, \dots, N-1 \end{aligned}$$

【0074】が得られる。ここで、 $H_{i+kK}(z)$ の z^{-n} の係数を $h_{i+kK}(n)$ とすると、

【数32】

$$\begin{aligned} h_{i+kK}(n) &= \alpha^{ni} \beta^{nk} = h_i(n) e^{-j2\pi nk/N} \\ k &= 0, 1, \dots, N-1, \quad i=0, 1, \dots, K-1 \end{aligned}$$

【0075】が得られる。

$$\begin{aligned} H_i(z) &= \sum_{l=0}^{N-1} z^{-l} E_{0,l}(z^N) \\ E_{0,l}(z) &= \alpha^{li} + \alpha^{(l+N)i} z^{-1} + \alpha^{(l+2N)i} z^{-2} + \dots + \alpha^{(l+(K-1)N)i} z^{-(K-1)} \end{aligned}$$

【0078】と置くと、

【数35】

$$\begin{aligned} H_{i+kK}(z) &= H_i(z\beta^{-k}) = \sum_{l=0}^{N-1} z^{-l} \beta^{kl} E_{0,l}(z^N) \\ k &= 0, 1, \dots, N-1 \end{aligned}$$

【0079】であり、一方、

【数36】

$$\begin{aligned} H_{i+kK}(z) &= \sum_{l=0}^{N-1} z^{-l} E_{k,l}(z^N) \\ k &= 0, 1, \dots, N-1 \end{aligned}$$

数 $F_m(z)$ をもつ送信フィルタ210と、伝達関数 $H_m(z)$ をもつ受信フィルタ220をもつ送受信装置と等価である。

【0070】

【数29】

使用する要部構成図である。

【0072】受信側では、 $H_{i+kK}(z)$, $k=0, 1, \dots, N-1$, $i=0, 1, \dots, K-1$ を N 点のDFTで再生できる。すなわち、受信側に設けられている N 個の受信フィルタ220の伝達関数は、

【数30】

$$\beta = \alpha^K$$

の関係が成立し、これを用いると、

【数31】

【0076】 z 変換の性質から、

【数33】

$$\begin{aligned} H_{i+kK}(z) &= H_i(z e^{j2\pi k/N}) = H_i(z\beta^{-k}) \\ n &= 0, 1, \dots, N-1 \end{aligned}$$

【0077】が得られる。そして、

【数34】

【0080】であるから、

【数37】

$$\begin{aligned} E_{k,l}(z) &= \beta^{kl} E_{0,l}(z) \\ k &= 0, 1, \dots, N-1, \quad l=1, 2, \dots, N-1 \end{aligned}$$

【0081】が得られる。

【0082】そして、 N 点のDFTの変換行列を用い、

【数38】

$$\begin{aligned}
 E(z) &= \begin{pmatrix} E_{0,0}(z) & E_{0,1}(z) & \cdots & E_{0,N-1}(z) \\ E_{1,0}(z) & E_{1,1}(z) & \cdots & E_{1,N-1}(z) \\ \vdots & & \ddots & \vdots \\ E_{N-1,0}(z) & E_{N-1,1}(z) & \cdots & E_{N-1,N-1}(z) \end{pmatrix} \\
 &= \begin{pmatrix} 1 & 1 & \cdots & 1 \\ 1 & \beta^{-1} & \cdots & \beta^{-(N-1)} \\ \vdots & & \ddots & \vdots \\ 1 & \beta^{-(N-1)} & \cdots & \beta^{-(N-1)(N-1)} \end{pmatrix} \begin{pmatrix} E_{0,0}(z) & 0 & \cdots & 0 \\ 0 & E_{0,1}(z) & & 0 \\ \vdots & & \ddots & \vdots \\ 0 & 0 & \cdots & E_{0,N-1}(z) \end{pmatrix}
 \end{aligned}$$

【0083】が得られる。

【0084】

【数39】

$$u(n) = \begin{pmatrix} u_0(n) \\ u_1(n) \\ \vdots \\ u_{N-1}(n) \end{pmatrix}$$

ブロック

【数40】

$$v(n) = \begin{pmatrix} v_0(n) \\ v_1(n) \\ \vdots \\ v_{N-1}(n) \end{pmatrix}$$

【0085】を $\downarrow N$ で $1/N$ にダウンサンプルした信号

$$E_{0,l}(z) = \alpha^{li} + \alpha^{(l+N)i} z^{-N} + \alpha^{(l+2N)i} z^{-2N} + \cdots + \alpha^{(l+(K-1)N)i} z^{-(K-1)N}$$

$$l = 0, 1, \dots, N-1$$

【0086】の各要素を各々フィルタ

【数41】

【0087】に入力した出力

【数42】

$$w(n) = \begin{pmatrix} w_0(n) \\ w_1(n) \\ \vdots \\ w_{N-1}(n) \end{pmatrix}$$

【0088】で $1/K$ にダウンサンプルした信号ブロック

【数43】

$$y(n) = \begin{pmatrix} y_0(n) \\ y_1(n) \\ \vdots \\ y_{N-1}(n) \end{pmatrix}$$

【0089】を N 点DFTに入力すると、この N 点DFTからは、

【数44】

$$Y(n) = \begin{pmatrix} Y_0(n) \\ Y_1(n) \\ \vdots \\ Y_{N-1}(n) \end{pmatrix} = \begin{pmatrix} X_0(n-1) \\ X_K(n-1) \\ \vdots \\ X_{(N-1)K}(n-1) \end{pmatrix}$$

【0090】が得られる。

【0091】かくして、受信側では、送信側で M 点のIDFT12に入力された送信信号 $X_0(n)$, $X_1(n)$, $X_2(n)$, ..., $X_{M-1}(n)$ のうち、 $X_i(n)$, $X_{i+K}(n)$, $X_{i+2K}(n)$, ..., $X_{i+(N-1)K}(n)$ が N 点

のDFT52で再生される。

【0092】以上のようにこの発明の第1の実施形態では、受信側において、直列-並列変換器42とDFT52との間に受信フィルタ62および $1/K$ ダウンサンプラ72を設け、この受信フィルタ62および $1/K$ ダウンサンプラ72により所定のフィルタリング処理を行ったのちその出力をDFT52に入力して離散フーリエ変換するようにし、かつ送信側で上記受信フィルタの伝達特性に応じて、IDFT12の所定の信号点に特定の階層の信号を入力するようにしている。

【0093】したがって、例えばオフィスや家庭に設置される固定受信装置のように M 点のDFTを持つことが可能な受信装置では、全ての信号 $X_0(n)$, $X_1(n)$, $X_2(n)$, ..., $X_{M-1}(n)$ を再生することができ、一方例えば携帯型受信装置のように上記 M 点よりも点数の少ない N 点のDFTしか持たない受信装置を使用した場合には、上記全ての信号 $X_0(n)$, $X_1(n)$, $X_2(n)$, ..., $X_{M-1}(n)$ のうち、特定の階層の N 点の信号 $X_i(n)$, $X_{i+K}(n)$, $X_{i+2K}(n)$, ..., $X_{i+(N-1)K}(n)$ を選択的に再生することができる。

【0094】例えば $M=16$ の場合には、送信側において、送信信号 $X_0(n)$, $X_1(n)$, $X_2(n)$, ..., $X_{15}(n)$ のうち、 $X_0(n)$, $X_4(n)$, $X_8(n)$, $X_{12}(n)$ に4PSKで変調した重要情報を割り当て、他の信号 $X_1(n)$, $X_2(n)$, $X_3(n)$, $X_5(n)$, $X_6(n)$, $X_7(n)$, $X_9(n)$, $X_{10}(n)$, $X_{11}(n)$, $X_{13}(n)$, $X_{14}(n)$, $X_{15}(n)$ に非重要情報を64QAMで変調して割り当てる。

【0095】このようにすると、4点のDFTを有する受信装置では最重要情報を含む $X_0(n)$ 、 $X_4(n)$ 、 $X_8(n)$ 、 $X_{12}(n)$ を再生することができる。また、送信側のIDFTと同じ16点のDFTを有する受信装置では、全ての情報を含む $X_0(n)$ 、 $X_1(n)$ 、 $X_2(n)$ 、 \dots 、 $X_{15}(n)$ を再生することができる。

【0096】また本実施形態では、重要情報は特定の周波数帯域に集中せずに分散されるため、高精度のカットオフ特性を持つ帯域通過フィルタを不要にできることは勿論のこと、周波数選択性フェージングなどによる干渉の影響を受け難くなることから、干渉による特性劣化の少ないシステムを提供することができる。

【0097】さらに、 $i=0$ の場合には

【数45】

$$E_{0,i}(z) = 1 + z^{-1} + z^{-2} + \dots + z^{-(K-1)}$$

$$i = 0, 1, \dots, N-1$$

【0098】となり、受信フィルタ62は係数が1であるため加算器のみにより簡単に構成することができ、これにより高精度の帯域通過フィルタを使用する場合に比べ、受信装置のより一層の簡単小型化を図ることができる。

【0099】なお、上記第1の実施形態は次のような変形が可能である。例えば、上記説明では2階層伝送を行う場合を例にとって説明したが、これに限定されない。すなわち、 $X_0(n)$ 、 $X_K(n)$ 、 $X_{2K}(n)$ 、 \dots 、 $X_{(N-1)K}(n)$ を N ($M=KN$) 点のDFTで再生し、同時に $X_0(n)$ 、 $X_P(n)$ 、 $X_{2P}(n)$ 、 \dots 、 $X_{P(Q-1)P}(n)$ を Q ($M=PQ$) 点のDFTで再生することで、3階層以上の階層伝送にも適用可能である。

【0100】例えば、 $M=16$ の場合には、送信側において、送信信号 $X_0(n)$ 、 $X_1(n)$ 、 $X_2(n)$ 、 \dots 、 $X_{15}(n)$ のうち、 $X_0(n)$ 、 $X_4(n)$ 、 $X_8(n)$ 、 $X_{12}(n)$ に最重要情報を4PSKで変調して割り当て、 $X_2(n)$ 、 $X_6(n)$ 、 $X_{10}(n)$ 、 $X_{14}(n)$ に一般重要情報を16QAMで変調して割り当て、他の信号 $X_1(n)$ 、 $X_3(n)$ 、 $X_5(n)$ 、 $X_7(n)$ 、 $X_9(n)$ 、 $X_{11}(n)$ 、 $X_{13}(n)$ 、 $X_{15}(n)$ に非重要情報を64QAMで変調して割り当てる。

【0101】このようにすると、4点のDFTを有する例えば携帯型の受信装置では最重要情報を含む信号 $X_0(n)$ 、 $X_4(n)$ 、 $X_8(n)$ 、 $X_{12}(n)$ を再生することができる。また、8点のDFTを有する受信装置では最重要情報および一般重要情報を含む信号 $X_0(n)$ 、 $X_4(n)$ 、 $X_8(n)$ 、 $X_{12}(n)$ 、 $X_2(n)$ 、 $X_6(n)$ 、 $X_{10}(n)$ 、 $X_{14}(n)$ を再生することができる。さらに、送信側のIDFTと同じ16点のDFTを有する受信装置では、全ての情報を含む $X_0(n)$ 、 $X_1(n)$ 、 $X_2(n)$ 、 \dots 、 $X_{15}(n)$ を再生することができる。

【0102】(第2の実施形態) 図5は、この発明に係わる信号伝送システムの第2の実施形態を示す要部回路ブロック図である。なお、この実施形態では、逆離散フーリエ変換器(IDFT)13の点数が2 ($M=2$)、離散フーリエ変換器(DFT)53の点数が4 ($N=4$) の場合を例にとって説明する。

【0103】まず送信側の装置では次のような信号処理が行われる。すなわち、IDFT13には

【数46】

$$X(n) = \begin{pmatrix} X_0(n) \\ X_1(n) \end{pmatrix}$$

【0104】のように表される入力ブロック信号 $X(n)$ が入力される。この入力ブロック信号 $X(n)$ の各々の信号 $X_0(n)$ 、 $X_1(n)$ は、PSK(Phase Shift Keying)信号やQAM(Quadrature Amplitude Modulation)信号のように、複素数空間にマッピングされた信号である。

【0105】このような入力ブロック信号 $X(n)$ をIDFT13に入力すると、IDFT13からは次のような信号ブロックが出力される。

【数47】

$$x(n) = \begin{pmatrix} x_0(n) \\ x_1(n) \end{pmatrix}$$

$$= \frac{1}{2} \begin{pmatrix} 1 & 1 \\ 1 & \beta \end{pmatrix} \begin{pmatrix} X_0(n) \\ X_1(n) \end{pmatrix}$$

$$= \frac{1}{2} \begin{pmatrix} X_0(n) + X_1(n) \\ X_0(n) - X_1(n) \end{pmatrix}$$

【0106】但し、

$$\beta = e^{-j2\pi/2}$$

$$\beta^2 = 1$$

である。

【0107】上記IDFT13の出力信号ブロックは、↑2で表わされるアップサンプラ83に入力され、ここでサンプリング周波数が2倍に高められる。このアップサンプラ83の出力信号列 p_0 、 p_1 を次式に示す。

【数48】

$$\begin{aligned}
 p_0 &= \left(\cdots p_0(n+5) \ p_0(n+4) \ p_0(n+3) \ p_0(n+2) \ p_0(n+1) \ p_0(n) \ \cdots \right) \\
 &= \left(\cdots 0 \ x_0(n+2) \ 0 \ x_0(n+1) \ 0 \ x_0(n) \ \cdots \right) \\
 p_1 &= \left(\cdots p_1(n+5) \ p_1(n+4) \ p_1(n+3) \ p_1(n+2) \ p_1(n+1) \ p_1(n) \ \cdots \right) \\
 &= \left(\cdots 0 \ x_1(n+2) \ 0 \ x_1(n+1) \ 0 \ x_1(n) \ \cdots \right)
 \end{aligned}$$

【0108】そして、上記アップサンプラ器83から出力された信号列 p_0, p_1 は続いて送信フィルタ93に入力され、ここでフィルタリングされる。このとき送信フィルタ93の伝達関数は、
【数49】

$$R_{0,0}(z) = R_{1,0}(z) = \frac{1}{2}(1+z^{-1})$$

【0109】のように設定してある。このため、送信フィルタ93を通すことで上記信号列 p_0 は、
【数50】

$$\begin{aligned}
 q_0 &= \left(\cdots q_0(n+5) \ q_0(n+4) \ q_0(n+3) \ q_0(n+2) \ q_0(n+1) \ q_0(n) \ \cdots \right) \\
 &= \frac{1}{2} \left(\cdots x_0(n+2) \ x_0(n+2) \ x_0(n+1) \ x_0(n+1) \ x_0(n) \ x_0(n) \ \cdots \right)
 \end{aligned}$$

【0110】となり、同様に信号列 p_1 は、

【数51】

$$\begin{aligned}
 q_1 &= \left(\cdots q_1(n+5) \ q_1(n+4) \ q_1(n+3) \ q_1(n+2) \ q_1(n+1) \ q_1(n) \ \cdots \right) \\
 &= \frac{1}{2} \left(\cdots x_1(n+2) \ x_1(n+2) \ x_1(n+1) \ x_1(n+1) \ x_1(n) \ x_1(n) \ \cdots \right)
 \end{aligned}$$

【0111】となる。

【0112】そして、この送信フィルタ93から出力された信号列 q_0, q_1 は、次に↑2で表わされるサンプリング周波数を2倍に上げるアップサンプラ器23aと、 z^{-1} で表わされるサンプル遅延器23bとから構成

される並列-直列変換器(P/S)23に入力され、ここで並列信号から直列信号に変換される。この並列-直列変換器(P/S)23から出力された直列信号ブロックsは、
【数52】

$$\begin{aligned}
 s &= \left(\cdots s(n+4) \ s(n+3) \ s(n+2) \ s(n+2) \ s(n+1) \ s(n) \ \cdots \right) \\
 &= \frac{1}{2} \left(\cdots x_0(n+1) \ x_1(n+1) \ x_0(n) \ x_1(n) \ x_0(n) \ x_1(n) \ \cdots \right)
 \end{aligned}$$

【0113】のように表される。そして、この直列信号ブロックsは z^{-1} の遅延器33で1サンプル分遅延され

て、
【数53】

$$\begin{aligned}
 t &= \left(\cdots t(n+4) \ t(n+3) \ t(n+2) \ t(n+2) \ t(n+1) \ t(n) \ \cdots \right) \\
 &= \frac{1}{2} \left(\cdots x_1(n+1) \ x_0(n) \ x_1(n) \ x_0(n) \ x_1(n) \ x_0(n-1) \ \cdots \right)
 \end{aligned}$$

【0114】のように表される送信信号ブロックtとなる。この送信信号ブロックtは、図示しないデジタル-アナログ変換器でアナログ信号に変換されたのち送信増幅器で増幅されて伝送路へ送信される。

【0115】一方、受信側の装置では次のような信号処理が行われる。なお、伝送中に受信信号列には雑音などが付加されるが、ここでは説明の簡単のため無視するものとする。すなわち、受信信号列は、図示しない受信増幅器で増幅されアナログ-デジタル変換器(A/D)

でデジタル信号に変換されたのち、↓2で表されるサンプリング周波数を1/2に下げるダウンサンプラ器43aと、 z^{-1} で表わされるサンプル遅延器43bとから構成される直列-並列変換器(S/P)43により直列信号から並列信号に変換される。このとき、ダウンサンプラ器43aから出力される各信号 u_0, u_1, u_2, u_3 は
【数54】

$$\begin{aligned}
u_0 &= \begin{pmatrix} \cdots & u_0(n+5) & u_0(n+4) & u_0(n+3) & u_0(n+2) & u_0(n+1) & u_0(n) & \cdots \end{pmatrix} \\
&= \frac{1}{2} \begin{pmatrix} \cdots & x_1(n+1) & x_0(n) & x_1(n) & x_0(n) & x_1(n) & x_0(n-1) & \cdots \end{pmatrix} \\
u_1 &= \begin{pmatrix} \cdots & u_1(n+5) & u_1(n+4) & u_1(n+3) & u_1(n+2) & u_1(n+1) & u_1(n) & \cdots \end{pmatrix} \\
&= \frac{1}{2} \begin{pmatrix} \cdots & x_0(n) & x_1(n) & x_0(n) & x_1(n) & x_0(n-1) & x_1(n-1) & \cdots \end{pmatrix} \\
u_1 &= \begin{pmatrix} \cdots & u_2(n+5) & u_2(n+4) & u_2(n+3) & u_2(n+2) & u_2(n+1) & u_2(n) & \cdots \end{pmatrix} \\
&= \frac{1}{2} \begin{pmatrix} \cdots & x_1(n) & x_0(n) & x_1(n) & x_0(n-1) & x_1(n-1) & x_0(n-1) & \cdots \end{pmatrix} \\
u_1 &= \begin{pmatrix} \cdots & u_3(n+5) & u_3(n+4) & u_3(n+3) & u_3(n+2) & u_3(n+1) & u_3(n) & \cdots \end{pmatrix} \\
&= \frac{1}{2} \begin{pmatrix} \cdots & x_0(n) & x_1(n) & x_0(n-1) & x_1(n-1) & x_0(n-1) & x_1(n-1) & \cdots \end{pmatrix}
\end{aligned}$$

【0116】となり、さらにサンプル遅延器43bから 【数55】
出力される信号 y_0 , y_1 , y_2 , y_3 は

$$\begin{aligned}
y_0 &= \begin{pmatrix} \cdots & y_0(n+2) & y_0(n+1) & y_0(n) & \cdots \end{pmatrix} \\
&= \frac{1}{2} \begin{pmatrix} \cdots & x_0(n+1) & x_0(n) & x_0(n-1) & \cdots \end{pmatrix} \\
y_1 &= \begin{pmatrix} \cdots & y_1(n+2) & y_1(n+1) & y_1(n) & \cdots \end{pmatrix} \\
&= \frac{1}{2} \begin{pmatrix} \cdots & x_1(n+1) & x_1(n) & x_1(n-1) & \cdots \end{pmatrix} \\
y_2 &= \begin{pmatrix} \cdots & y_2(n+2) & y_2(n+1) & y_2(n) & \cdots \end{pmatrix} \\
&= \frac{1}{2} \begin{pmatrix} \cdots & x_0(n+1) & x_0(n) & x_0(n-1) & \cdots \end{pmatrix} \\
y_3 &= \begin{pmatrix} \cdots & y_3(n+2) & y_3(n+1) & y_3(n) & \cdots \end{pmatrix} \\
&= \frac{1}{2} \begin{pmatrix} \cdots & x_1(n+1) & x_1(n) & x_1(n-1) & \cdots \end{pmatrix}
\end{aligned}$$

【0117】となる。

【0118】そして、これらの信号列 y_0 , y_1 , y_2 , y_3 は、4点の離散フーリエ変換器(DFT)53に入力され、このDFT53により離散フーリエ変換される。すなわち、DFT53に入力されるn番目のサンプルが

【数56】

$$y(n) = \begin{pmatrix} y_0(n) \\ y_1(n) \\ y_2(n) \\ y_3(n) \end{pmatrix} = \frac{1}{2} \begin{pmatrix} x_0(n-1) \\ x_1(n-1) \\ x_0(n-1) \\ x_1(n-1) \end{pmatrix}$$

【0119】であるとする、DFT53からは
【数57】

$$\begin{aligned}
Y(n) &= \begin{pmatrix} Y_0(n) \\ Y_1(n) \\ Y_2(n) \\ Y_3(n) \end{pmatrix} \\
&= \begin{pmatrix} 1 & 1 & 1 & 1 \\ 1 & \alpha & \alpha^2 & \alpha^3 \\ 1 & \alpha^2 & \alpha^4 & \alpha^6 \\ 1 & \alpha^3 & \alpha^6 & \alpha^9 \end{pmatrix} \begin{pmatrix} y_0(n) \\ y_1(n) \\ y_2(n) \\ y_3(n) \end{pmatrix}
\end{aligned}$$

【0120】なる信号 $Y(n)$ が出力される。但し、 $\alpha = 2^{-j2} \pi/4$

である。ここで、上記式に $y_0(n-1)$, $y_1(n-1)$, $y_2(n-1)$, $y_3(n-1)$ を代入し、 $\alpha^4 = 1$, $\alpha^2 + 1 = 0$ 等の関係を考慮すると、

【数58】

$$Y(n) = \begin{pmatrix} Y_0(n) \\ Y_1(n) \\ Y_2(n) \\ Y_3(n) \end{pmatrix} = \begin{pmatrix} X_0(n-1) \\ 0 \\ X_1(n-1) \\ 0 \end{pmatrix}$$

【0121】が得られる。

【0122】かくして、送信側の装置で2点のIDFT 13に $X_0(n)$, $X_1(n)$ を入力して送信した場合でも、この送信信号は4点のDFT 53を用いた受信側の装置においてそれぞれ $Y_0(n)$, $Y_2(n)$ として確実に再生される。

【0123】次に、以上述べた第1の実施形態に係わるシステムを一般構成を用いて説明する。このシステムは、 N ($N=2^g$, g は正の整数) 個の信号 $X_0(n)$, $X_1(n)$, ..., $X_{N-1}(n)$ を、 M 点のIDFT 12に入力して生成された信号ブロックを、 M ($M=2^h$, $M=KN$, h と K は正の整数) 点のDFTにより $X_0(n)$,

$$F_m(z) = \frac{1}{M}(\alpha^m + \alpha^{2m}z^{-1} + \alpha^{3m}z^{-2} + \dots + \alpha^{Mm}z^{-(M-1)})$$

$$H_m(z) = 1 + \alpha^m z^{-1} + \alpha^{2m} z^{-2} + \dots + \alpha^{(M-1)m} z^{-(M-1)}$$

$$m = 0, 1, \dots, M-1$$

【0127】上記送信フィルタ230のうち、例えば $F_{i+kK}(z)$, $k=0, 1, \dots, N-1$ を N 点のIDFTを用いて実現できれば、これら N 個の入力信号を N 点のIDFTに入力して生成した出力から、受信側で M 点のDFTを用いて再生できる。但し、 $M=KN$, $N=2^g$ で、 K と g

$$F_{i+kK}(z) = \frac{1}{M}(\alpha^{i+kK} + \alpha^{2(i+kK)}z^{-1} + \alpha^{3(i+kK)}z^{-2} + \dots + \alpha^{M(i+kK)}z^{-(M-1)})$$

$$k = 0, 1, \dots, N-1$$

【0129】で与えられる。ここで、 $\beta = e^{-j2\pi/2}$ を定義すると、

$$F_{i+kK}(z) = \frac{1}{M}(\alpha^i \beta^k + \alpha^{2i} \beta^{2k} z^{-1} + \alpha^{3i} \beta^{3k} z^{-2} + \dots + \alpha^{Mi} \beta^{Mk} z^{-(M-1)})$$

$$k = 0, 1, \dots, N-1$$

【0130】が得られる。

【0131】 $F_{i+kK}(z)$ の z^{-1} の係数を $f_{i+kK}(n)$ とすると、

【数62】

$$f_{i+kK}(n) = \frac{1}{M} \alpha^{(i+1)n} \beta^{(i+n)k}$$

$$= \beta^{(1+n)k} f_i(n)$$

$$k = 0, 1, \dots, N-1, \quad l = 0, 1, \dots, K-1$$

$X_K(n)$, $X_{2K}(n)$, ..., $X_{(N-1)K}(n)$ を1サンプル遅延ののち再生するものである。

【0124】図6はその構成を示す回路ブロック図である。以下、受信側装置のDFTよりも点数の少ないIDFTを有する送信側装置から、信号を送信して受信側装置でこの信号を再生する場合の動作を説明する。なお、DFTと同一の点数を持つIDFTを有する送信側装置から信号を送信してこれをそのまま受信側装置で再生する動作については、前記第1の実施形態において図3を使用した説明と同じなので、ここでの説明は省略する。

【0125】IDFT 14とDFT 54とから構成される送受信装置は、図4に示したごとく以下の伝達関数 $F_m(z)$ をもつ送信フィルタ230と伝達関数 $H_m(z)$ をもつ受信フィルタ240を備えた送受信装置と等価である。

【0126】

【数59】

は共に正の整数で、 i は0から $K-1$ の間の整数である。

【0128】すなわち、送信側の N 個の送信フィルタ230の伝達関数 $F_{i+kK}(z)$, $k=0, 1, \dots, N-1$ は、

【数60】

$$\beta = \alpha^K$$

の関係が成立し、これを用いると

【数61】

【0132】が得られる。そして、 Z 変換の性質から【数63】

$$F_{i+kK}(z) = \beta^k F_i(z\beta^{-k})$$

$$k = 0, 1, \dots, N-1$$

【0133】が得られる。

【0134】

【数64】

$$F_i(z) = \sum_{l=0}^{N-1} z^{-(N-1-l)} R_{i,0}(z^N)$$

$$R_{i,0}(z) = \frac{1}{K}(\alpha^{(N-1)i} + \alpha^{(2N-1)i} z^{-1} + \alpha^{(3N-1)i} z^{-2} + \dots + \alpha^{(KN-1)i} z^{-(K-1)})$$

【0135】とおくと、

【数65】

$$F_{i+kK}(z) = \beta^k \sum_{l=0}^{N-1} z^{-(N-1-l)} \beta^{(-1-l)k} R_{l,0}(z^N)$$

$$k = 0, 1, \dots, N-1$$

【0136】であり、一方

【数66】

$$F_{i+kK}(z) = \sum_{l=0}^{N-1} z^{-(N-1-l)} R_{l,k}(z^N)$$

$$n = 0, 1, \dots, N-1$$

【0137】であるから、

【数67】

$$R_{l,k}(z) = \beta^k \beta^{(N-1-l)k} R_{l,0}(z)$$

$$= \beta^{-lk} R_{l,0}(z)$$

$$k = 0, 1, \dots, N-1, \quad l = 0, 1, \dots, N-1$$

【0138】が得られる。また、

【数68】

$$R(z) = \begin{pmatrix} R_{0,0}(z) & R_{0,1}(z) & \dots & R_{0,N-1}(z) \\ R_{1,0}(z) & R_{1,1}(z) & \dots & R_{1,N-1}(z) \\ \vdots & & \ddots & \vdots \\ R_{N-1,0}(z) & R_{N-1,1}(z) & \dots & R_{N-1,N-1}(z) \end{pmatrix}$$

$$= \begin{pmatrix} R_{0,0}(z) & 0 & \dots & 0 \\ 0 & R_{1,0}(z) & & 0 \\ \vdots & & \ddots & \vdots \\ 0 & 0 & \dots & R_{N-1,0}(z) \end{pmatrix} \begin{pmatrix} 1 & 1 & \dots & 1 \\ 1 & \beta^1 & \dots & \beta^{N-1} \\ \vdots & & \ddots & \vdots \\ 1 & \beta^{N-1} & \dots & \beta^{(N-1)(N-1)} \end{pmatrix}$$

【0139】が得られる。

【0140】以上のことから、 $F_{i+kK}(z)$ 、 $k=0, 1,$

$$R_{l,0}(z) = \frac{1}{K} (\alpha^{(N-1)l} + \alpha^{(2N-1)l} z^{-1} + \alpha^{(3N-1)l} z^{-2} + \dots + \alpha^{(KN-1)l} z^{-(K-1)})$$

$$l = 0, 1, \dots, N-1$$

【0141】で実現できることができる。すなわち、N点のIDFT出力を各々↑K倍にアップサンプルしたのち、それぞれのフィルタ $R_{0,0}(z)$ 、 $R_{1,0}(z)$ 、 \dots 、 $R_{N-1,0}(z)$ に入力したのち、その出力を↑NでN倍にアップサンプリングし、直列信号に変換して送出する。

【0142】送信側で、N点のIDFT入力

【数70】

$$X(n) = \begin{pmatrix} X_0(n) \\ X_1(n) \\ \vdots \\ X_{N-1}(n) \end{pmatrix}$$

【0143】に対して、受信側のM点のDFT出力は、

【数71】

$$Y(n) = \begin{pmatrix} Y_0(n) \\ Y_1(n) \\ \vdots \\ Y_{M-1}(n) \end{pmatrix}$$

$$Y_n(n) = \begin{cases} X_{n/K}(n-1) & n=0, K, \dots, (N-1)K \\ 0 & \text{otherwise} \end{cases}$$

【0144】となる。

【0145】以上により、N点のIDFTに入力したX

$\dots, N-1$ が、N点のIDFTと送信フィルタ

【数69】

$0(n)$ 、 $X_1(n)$ 、 \dots 、 $X_{N-1}(n)$ が、M点のDFTの出力のうちの $Y_0(n)$ 、 $Y_K(n)$ 、 $Y_{2K}(n)$ 、 \dots 、 $Y_{(N-1)K}(n)$ から再生できることが分かる。

【0146】ここで、 $i=0$ とおくと、

【数72】

$$R_{l,0}(z) = 1 + z^{-1} + z^{-2} + \dots + z^{-(K-1)}$$

$$l = 0, 1, \dots, N-1$$

【0147】であり、送信装置に挿入した送信フィルタ230は、係数が1であり、加算器のみで実現できる。

【0148】本実施形態によると、OFDMにおいて、受信側装置のDFTよりも少ない点数のIDFTを持つ送信側装置で生成した送信信号を、受信側装置で受信再生することができる。送信側装置において、回路規模や演算量の制限などから、少ない点数のIDFTを持つこと可能となる。あるいは、受信側装置が各種の送信側装置の様々なDFTの信号を受信するために、様々な点数のDFTを持つ必要がなくなる。

【0149】なお、上記第2の実施形態は次のような変形が可能である。すなわち、上記第2の実施形態では、N点のIDFTに入力した $X_0(n)$ 、 $X_1(n)$ 、 \dots 、 $X_{N-1}(n)$ のIDFTの出力信号 $x_0(n)$ 、 $x_1(n)$ 、 \dots 、 $x_{N-1}(n)$ を各々、

【数73】

$$R_{i,0}(z) = \frac{1}{K}(\alpha^{(N-1)i} + \alpha^{(2N-1)i}z^{-1} + \alpha^{(3N-1)i}z^{-2} + \dots + \alpha^{(KN-1)i}z^{-(K-1)})$$

$$i = 0, 1, \dots, N-1, \quad z = 0, 1, \dots, K-1, \quad M = KN$$

【0150】の送信フィルタを通すことにより、受信側装置でDFT出力のうちの、 $Y_i(n)$, $Y_{i+K}(n)$, $Y_{i+2K}(n)$, ..., $Y_{i+(N-1)K}(n)$ (ただし $i = 0, 1, \dots, K-1$) から再生することができる。

【0151】上記第2の実施形態で、 $i = 0$ の場合は、
【数74】

$$y(n) = \begin{pmatrix} y_0(n) \\ y_1(n) \\ \vdots \\ y_{M-1}(n) \end{pmatrix}$$

$$y_m(n) = x_{m \bmod N}(n-1)$$

$$m = 0, 1, \dots, M-1, \quad k = 0, 1, \dots, K-1$$

【0152】となり、 $y(n)$ は $x_0(n-1)$, $x_1(n-1)$, ..., $x_{N-1}(n-1)$ の繰り返しとなる。但し、 $m \bmod N$ は、 m を N で割ったときの剰余を表わしている。従って、 $i \geq 0$ の場合、送信側では仮に $i = 1$ としてフィルタ $R_{i,0}(z)$ を設定して送信し、一方受信側では $i \geq 1$ の場合の本来のフィルタ係数をDFTに入力信号として与えて処理を行ってもよい。このときは、送信信号が $x_0(n-1)$, $x_1(n-1)$, ..., $x_{N-1}(n-1)$ の K 回の繰り返しとなるため、実際にはそのうちの1回を伝送すればよく、この結果伝送時間および伝送帯域を節約できる。

【0153】以上の原理を用いると、例えば2台の送信装置で各々8点のIDFTで生成した送信信号を時間軸上で多重して送信し、1台の受信装置の16点のDFTで再生する多重伝送が実現できる。また、2台の送信装置において各々4点のIDFTを使用して生成した送信信号と、1台の送信装置において8点のIDFTを使用して生成した送信信号とを時間軸上で多重して伝送し、これを1台の受信装置の16点のDFTで再生する多重伝送も実現される。

【0154】(第3の実施形態) 前述の第1の実施形態は、 $M = KN$ として、送信側では M 点のIDFTを用いて送信信号を生成し、受信側では送信側よりも少ない N 点のDFTを用いて選択的に階層情報を再生した。しかし、受信側に M 点のDFTを用いた場合でも大きな効果がある。

【0155】例えば、 $M=16$ の場合、 $X_0(n)$, $X_1(n)$, $X_2(n)$, ..., $X_{15}(n)$ のうち、 $X_0(n)$, $X_4(n)$, $X_8(n)$, $X_{12}(n)$ に最重要情報を4PSKで変調して割り当て、残りの $X_1(n)$, $X_2(n)$, $X_3(n)$, $X_5(n)$, $X_6(n)$, $X_7(n)$, $X_9(n)$, $X_{10}(n)$, $X_{11}(n)$, $X_{13}(n)$, $X_{14}(n)$, $X_{15}(n)$

に非重要情報を64QAMで変調して割り当てる。

【0156】このとき、受信側において16点のDFT出力

$Y_0(n)$, $Y_1(n)$, $Y_2(n)$, ..., $Y_{15}(n)$

から、すべての情報を含む

$X_0(n)$, $X_1(n)$, $X_2(n)$, ..., $X_{15}(n)$

を再生することができる。

【0157】ところで、伝送路で周波数選択性を持つ歪み加わる場合、その対策には等化器が必要となる。図8は等化器を備えた受信装置の要部構成を示す回路ブロック図である。

【0158】DFT55の出力段には、その各出力信号 $Y_0(n)$, $Y_1(n)$, $Y_2(n)$, ..., $Y_{15}(n)$ ごとに等化器100が設けられている。この等化器100はそれぞれ判定帰還等化器からなり、DFT55の出力信号をデマッピングするデマッピング回路101と、このデマッピング回路101の出力信号をマッピングして参照信号を生成するマッピング回路102と、このマッピング回路102で生成された参照信号と上記DFT55の出力信号との差を検出して、この差をゼロに近づけるための係数 $C_k(n)$, $k = 0, 1, \dots, 15$ を生成する制御回路103と、この制御回路103により生成された係数 $C_k(n)$ を上記DFT55の出力信号に乗算する乗算器104とから構成される。

【0159】このような構成であるから、DFT55から出力された各受信信号 $Y_0(n)$, $Y_1(n)$, $Y_2(n)$, ..., $Y_{15}(n)$ はそれぞれ等化器100に入力され、これらの等化器100において受信信号 $Y_k(n)$ をもとに伝送路特性を補正するための係数 $C_k(n)$ が推定されて、この係数 $C_k(n)$ をもとに補正される。従って、伝送路特性の変動に対し強い受信装置を提供することができる。

【0160】ところが、上記等化器100では、伝送路特性を推定するため参照信号を、歪みや雑音を含む受信信号をデマッピングして判定した受信データを基に再びマッピングして作成している。このため、受信データの判定結果が正しい場合は、伝送路特性を正しく推定できる。しかし、受信データの判定結果に誤りを多く含む場合には、伝送路特性を正しく推定することができない。

【0161】これに対しては次のような対策を講じるとよい。図9はその構成を示す回路ブロック図である。すなわち、上記したように階層伝送を行った場合、 $Y_0(n)$, $Y_4(n)$, $Y_8(n)$, $Y_{12}(n)$ は最重要情報であり4PSKで変調されているため、判定誤りが最も少ない。そこで、これら最重要情報の各信号 $Y_0(n)$, $Y_4(n)$, $Y_8(n)$, $Y_{12}(n)$ については上記判定帰還等

化器100により伝送路特性の推定を行う。一方、残りの各信号 $Y_1(n)$, $Y_2(n)$, $Y_3(n)$, $Y_5(n)$, $Y_6(n)$, $Y_7(n)$, $Y_9(n)$, $Y_{10}(n)$, $Y_{11}(n)$, $Y_{13}(n)$, $Y_{14}(n)$, $Y_{15}(n)$ は非重要情報であり64QAMで変調されているため、判定誤りが発生しやすい。

【0162】このため、これら非重要情報の各信号 $Y_1(n)$, $Y_2(n)$, $Y_3(n)$, $Y_5(n)$, $Y_6(n)$, Y_7

$$c_k(n) = (c_1(n) - c_0(n))k/4 + c_0(n), k = 1, 2, 3$$

$$c_k(n) = (c_8(n) - c_4(n))(k-4)/4 + c_4(n), k = 5, 6, 7$$

$$c_k(n) = (c_{12}(n) - c_8(n))(k-8)/4 + c_8(n), k = 9, 10, 11$$

$$c_k(n) = (c_0(n) - c_{12}(n))(k-12)/4 + c_{12}(n), k = 13, 14, 15$$

【0163】を行う。そして、この線形補間演算により求めた係数 $C_k(n)$ を各々信号 $Y_1(n)$, $Y_2(n)$, $Y_3(n)$, $Y_5(n)$, $Y_6(n)$, $Y_7(n)$, $Y_9(n)$, $Y_{10}(n)$, $Y_{11}(n)$, $Y_{13}(n)$, $Y_{14}(n)$, $Y_{15}(n)$ に乗算することで、非重要情報の受信信号の等化を行う。このようにすることで、非重要情報の受信再生品質をより向上させることができる。

【0164】なお、上記説明では最重要情報の各信号に対しては判定帰還等化器100を固定的に設け、かつその他の非重要情報の各信号に対しては補間器110を固定的に設けた場合について説明した。しかし、その他の非重要情報の各信号に対し判定帰還等化器および補間器をそれぞれ設け、デマッピング後の受信データの誤り率を監視する。そして、受信データの誤り率が所定値未満のときには判定帰還等化器を選択して信号等化を行い、一方誤り率が所定値以上の場合には補間器を選択し、この補間器において先に述べた線形補間演算により補正係数 $C_k(n)$ を算出して信号等化を行うように構成してもよい。

【0165】また、上記受信データの誤り率を監視する代わりに、DFTから出力された各信号の信号レベルを監視し、この信号レベルが所定レベル以上のときには判定帰還等化器を選択して信号等化を行い、一方信号レベルが所定値未満の場合には補間器を選択し、この補間器において先に述べた線形補間演算により補正係数 $C_k(n)$ を算出して信号等化を行うように構成してもよい。

【0166】(その他の実施形態)なお、この発明は上記各実施形態に限定されるものではない。例えば、上記各実施形態では直交変換を使用したシステムとしてOFDM伝送システムを例にとって説明したが、他にJPEGやMPEG2、MPEG4などに規定される映像符号化において使用される離散コサイン変換(DCT: discrete cosine transform)および逆離散コサイン変換(IDCT)を使用したシステムにも適用することが可能である。

【0167】また、OFDM伝送システムにおいても、

(n), $Y_9(n)$, $Y_{10}(n)$, $Y_{11}(n)$, $Y_{13}(n)$, $Y_{14}(n)$, $Y_{15}(n)$ については、補間器113を設ける。そして、上記最重要情報の各信号 $Y_0(n)$, $Y_4(n)$, $Y_8(n)$, $Y_{12}(n)$ から等化器100が推定した係数 $C_k(n)$ に基づいて、上記補間器113により線形補間演算【数75】

変調方式として例えばBPSK方式を使用して伝送する場合のように送信信号が実数信号のみからなる場合には、IDFTの代わりにIDCTを使用し、DFTの代わりにIDCTを使用する場合もある。本発明はこのようなシステムにも適用可能である。また、変調方式としてQPSKやQAMを使用したシステムのように送信信号が実数信号と複素数信号とから構成される場合でも、実数信号および複素数信号の各々についてIDCTを設ける場合もある。本発明はこのようなシステムにも適用可能である。さらに、送信装置にDFTを設け、受信装置にIDFTを設けるシステムにも、本発明は適用可能である。

【0168】その他、直交変換手段として離散サイン変換(DSC)やアダマール変換、ウェーブレット変換などを使用したシステムにも、本発明は適用可能である。

【0169】また、重要情報の耐誤り性を高める手段として前記各実施形態では4PSKなどの伝送誤りに強い変調方式を採用したが、送信信号レベルを大きく設定したり、誤り訂正能力の高い誤り訂正方式を採用するようにしてもよい。その他、逆直交変換および直交変換の信号点数や、伝送する情報の階層数および各階層情報の変調方式などについても、この発明の要旨を逸脱しない範囲で種々変形して実施できる。

【0170】

【発明の効果】以上詳述したように、受信装置の受信直交変換手段の前段に受信フィルタを設けたこの発明によれば、受信側において、高精度の帯域通過フィルタを用いずかつ干渉の影響を受けることなく所望の階層の情報を高品質に受信再生することができる直交変換を使用した信号伝送システムとその信号伝送装置を提供することができる。

【0171】また、送信装置の送信直交変換手段の後段に送信フィルタを設けた他の発明によれば、送信装置の回路規模の大型化や演算量の増大を生じることなく、如何なる点数のDFTを有する受信装置にも信号を伝送することができる直交変換を使用した信号伝送システムとその信号伝送装置を提供することができる。

【0172】さらに、受信装置の受信直交変換手段の後段に等化器を設け、この等化器の係数を重要情報の受信判定結果を基に推定して等化を行うようにした別の発明によれば、階層に応じて最適な等化を行うことができ、これによりすべての階層の情報を高品質に受信再生できる信号伝送装置を提供することができる。

【図面の簡単な説明】

【図1】 この発明に係わる信号伝送システムの第1の実施形態を示す回路ブロック図。

【図2】 第1の実施形態におけるシステムの一般構成を示す回路ブロック図。

【図3】 図2に示したシステムの動作説明に使用するための図。

【図4】 図2に示したシステムの他の動作説明に使用するための図。

【図5】 この発明に係わる信号伝送システムの第2の実施形態を示す回路ブロック図。

【図6】 第2の実施形態におけるシステムの一般構成を示す回路ブロック図。

【図7】 この発明に係わる信号伝送システムの第3の実施形態を示す回路ブロック図。

【図8】 第3の実施形態における他の構成を示す回路ブロック図。

【図9】 OFDM伝送システムの構成の一例を示す図。

【図10】 OFDMによる信号伝送形態と時分割伝送

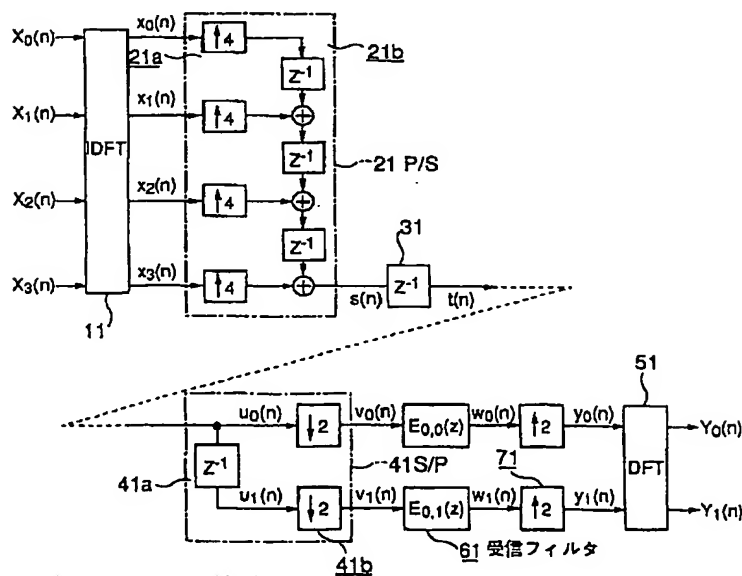
方式における信号伝送形態を模式的に示した図。

【図11】 従来の重要情報再生方式を使用したシステムの回路ブロック図。

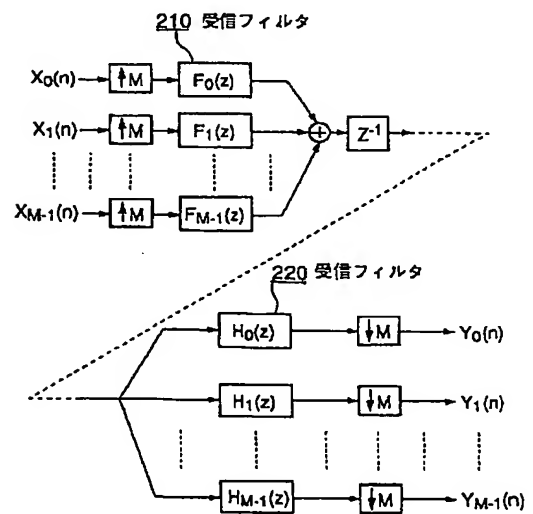
【符号の説明】

11, 12, 13, 14, ... 逆離散フーリエ変換器 (IDFT)
 21, 22, 23, 24 ... 並列-直列変換器 (P/S)
 21a, 22a, 23a, 24a ... アップサンプラ
 21b, 22b, 23b, 24b ... サンプル遅延器
 31, 32, 33, 34 ... z^{-1} 遅延器
 41, 42, 43, 44 ... 直列-並列変換器 (S/P)
 41a, 42a, 43a, 44a ... ダウンサンプラ
 41b, 42b, 43b, 44b ... サンプル遅延器
 51, 52, 53, 54, 55 ... 離散フーリエ変換器 (DFT)
 61, 62 ... 受信フィルタ
 71, 72 ... ダウンサンプラ
 83, 84 ... アップサンプラ
 93, 94 ... 送信フィルタ
 100 ... 判定帰還型の等化器
 101 ... デマッピング回路
 102 ... マッピング回路
 103 ... 制御回路
 104 ... 乗算器
 110 ... 補間器

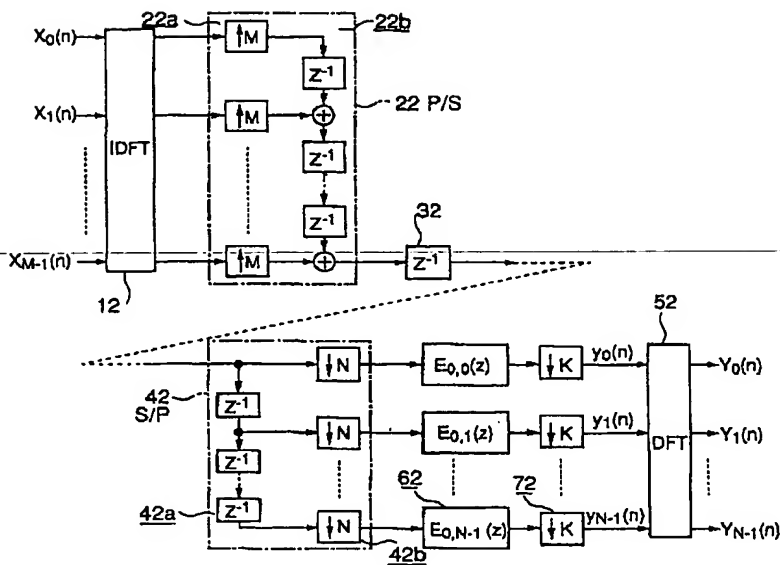
【図1】



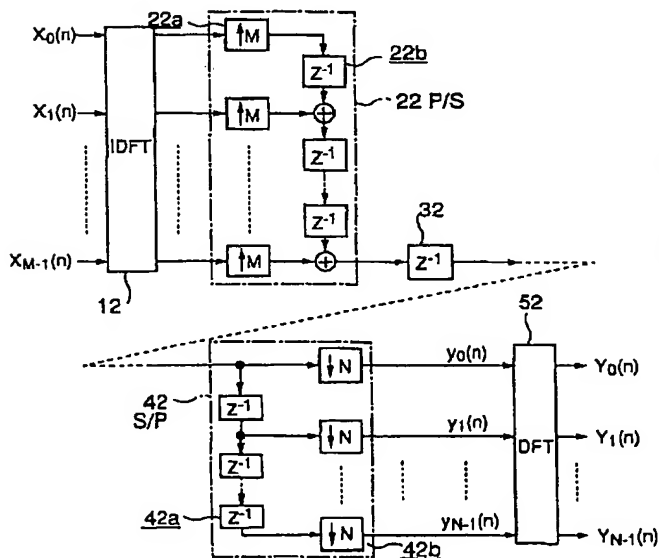
【図4】



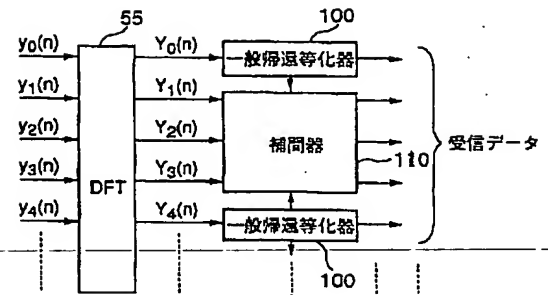
【図 2】



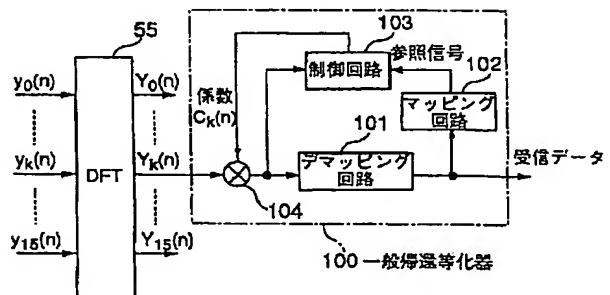
【図 3】



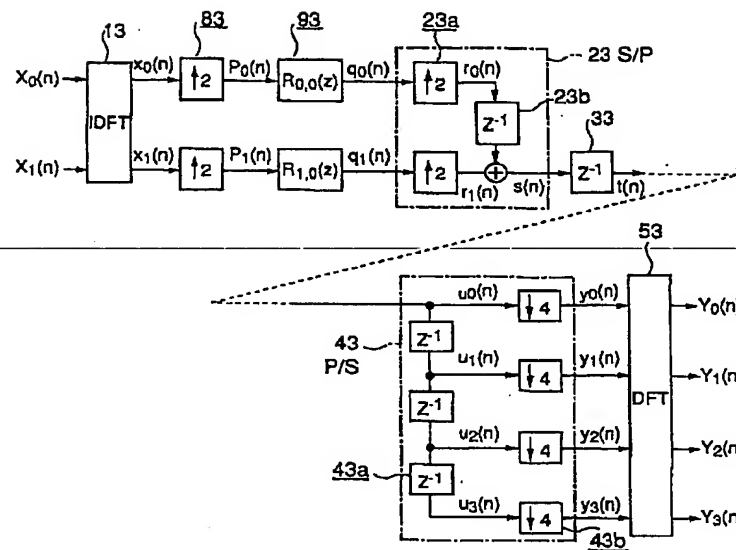
【図 8】



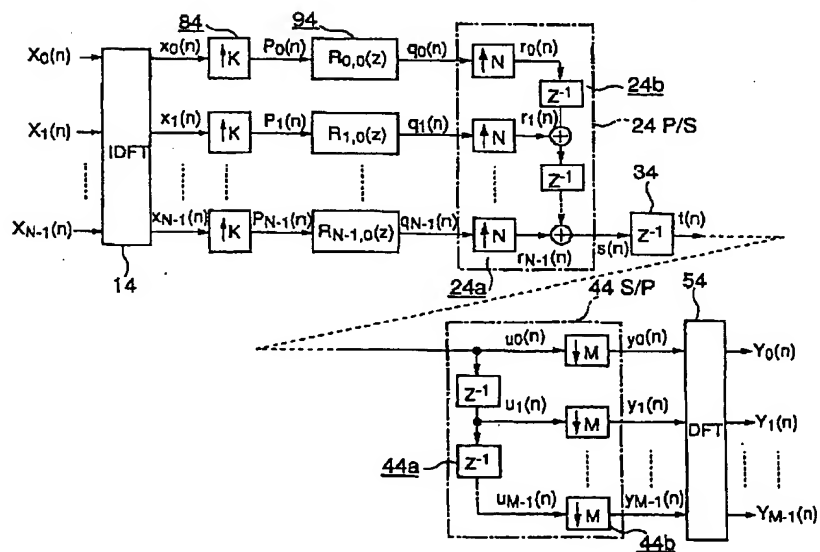
【図 7】



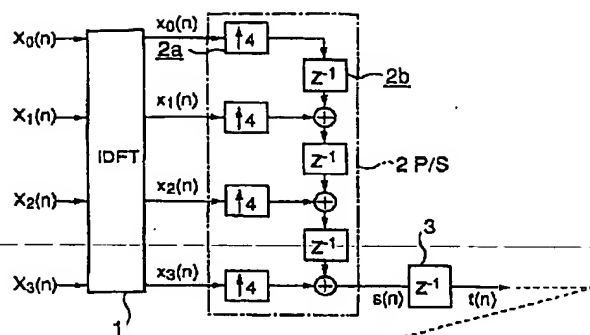
【図5】



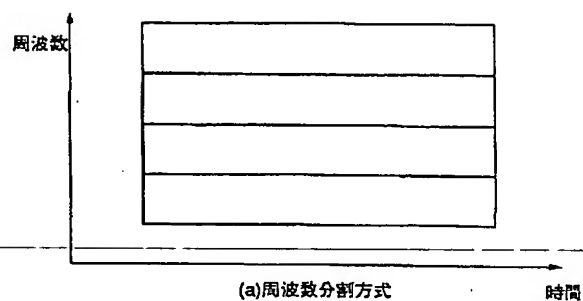
【図6】



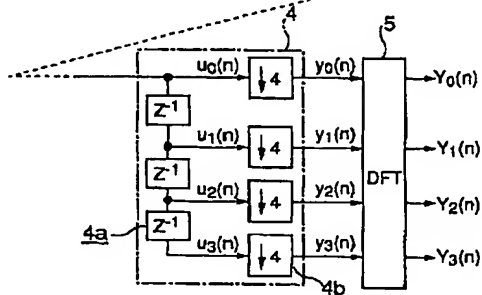
【図9】



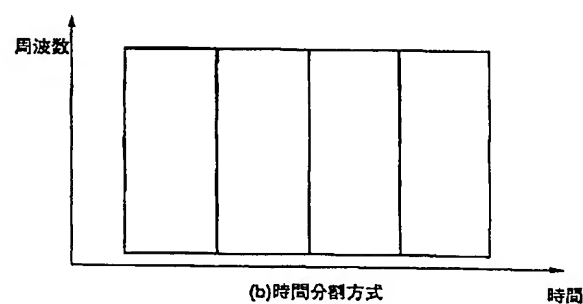
【図10】



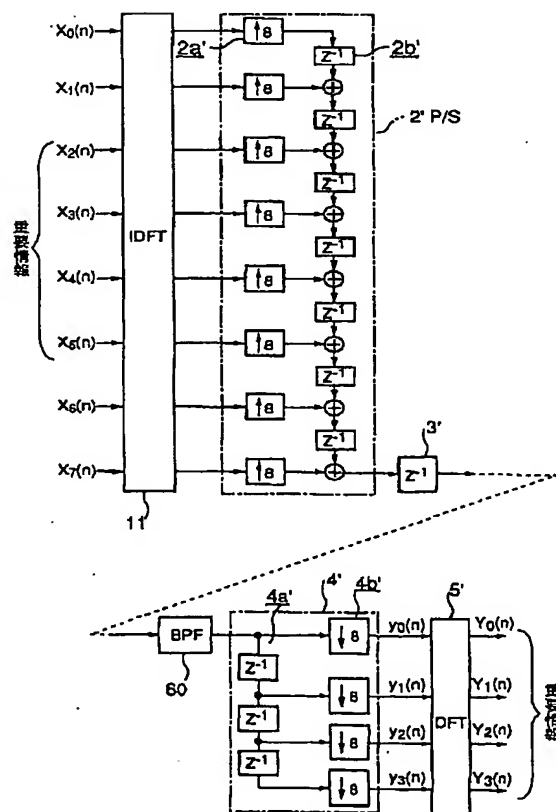
(a)周波数分割方式



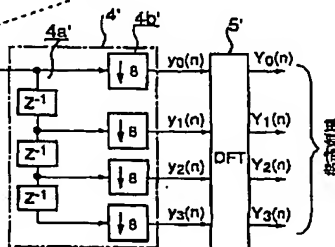
【図11】



(b)時間分割方式



60



60